

パワーMOSFET 技術資料

目次

はじめにお読みください	3
1. 特性用語一覧	4
1-1. 絶対最大定格（瞬時であっても超えてはならない値）	4
1-2. 電氣的・熱的特性	5
2. 電氣的特性	6
2-1. ドレイン・ソース間電圧 V_{DSS}	7
2-2. 出力特性 $V_{DS} - I_D$	7
2-3. 伝達特性 $V_{GS} - I_D$	7
2-4. オン抵抗 $R_{DS(ON)}$ 特性	8
2-5. $R_{DS(on)} - V_{GS}$ 曲線について	8
2-6. しきい値電圧 V_{TH}	9
2-7. 容量特性 $C_{iss}, C_{rss}, C_{oss}$	9
2-8. スイッチング特性 $t_d(on), t_r, t_d(off), t_f$	10
2-9. ゲートチャージ特性 Q_g	10
2-10. 安全動作領域 SOA	11
2-11. アバランシェ特性	11
2-12. $dv/dt, di/dt$ 特性	12
2-13. 静電気耐量 (ESD: Electrostatic Discharge) について	12
2-14. ディレーティング曲線について	12
2-15. アバランシェディレーティング曲線について	13
2-16. 他項目の各種ディレーティングの考え方について	12
3. 接合部温度の推定	14
3-1. 熱抵抗	14
3-1-1. 熱抵抗	14
3-1-2. 過渡熱抵抗	14
3-2. 電力損失の求め方	14
3-2-1. 平均電力損失	14
3-2-2. 過渡電力損失	14
3-3. チャンネル部温度 T_{ch} の推定方法	15
3-3-1. ヒートシンクなし	15
3-3-2. ヒートシンクあり	15
4. 回路上の注意点	16
4-1. ゲート・ソース間電圧 V_{GS}	16
4-2. スイッチング時間とドライブ条件	16
4-3. ソース・ドレイン間ダイオードについて	16
4-4. 並列接続の注意点	17
4-4-1. 電流バラツキ	17
4-4-2. 寄生発振	17
4-4-3. 配線	17
4-5. サージの注意点	18
5. I_D 定格の考え方について	167

はじめにお読みください

1. ご採用に際しては、別途仕様書をご請求の上、ご確認をお願いいたします。
2. 本資料に記載されている当社製品の品質水準は、一般的な信頼度が要求される標準用途を意図しています。

その製品の故障や誤動作が直接生命や人体に影響を及ぼすような極めて高い品質、信頼度を要求される特別、特定用途の機器、装置にご使用の場合には必ず事前に当社へご連絡の上、確認を得てください。

当社の製品の品質水準は以下のように分類しております。

【標準用途】

コンピュータ、OA 等の事務機器、通信用端末機器、計測器、AV 機器、アミューズメント機器、家電、
工作機器、パーソナル機器、産業用機器等

【特別用途】

輸送機器（車載、船舶等）、基幹用通信機器、交通信号機器、防災/防犯機器、各種安全機器、医療機器等

【特定用途】

原子力制御システム、航空機器、航空宇宙機器、海底中継機器、生命維持のための装置、システム等

3. 当社は品質と信頼性の向上に絶えず努めていますが、必要に応じ、安全性を考慮した冗長設計、延焼防止設計、誤動作防止設計等の手段により結果として人身事故、火災事故、社会的な損害等が防止できるようご検討下さい。
4. 本資料に記載されている内容は、製品改良などのためお断りなしに変更することがありますのでご了承下さい。
製品のご購入に際しましては事前に当社または特約店へ最新の情報をご確認下さい。
5. 本資料の使用によって起因する損害または特許権その他権利の侵害に関しては、当社は一切その責任を負いません。
6. 本資料によって第三者または当社の特許権その他権利の実施に対する保証または実施権の許諾を行うものではありません。
7. 本資料に記載されている製品が、外国為替及び外国貿易管理法に基づき規制されている場合、輸出には同法に基づく日本国政府の輸出許可が必要です。
8. 本資料の一部または全部を当社に無断で転載または複製することを堅くお断りいたします。

1. 特性用語一覧

1-1. 絶対最大定格（瞬時であっても超えてはならない値）

表 1-1 絶対最大定格（特に記載が無い限り $T_c=25^\circ\text{C}$ における規定値）

項 目	記 号	用 語 の 説 明
保存温度 Storage temperature	T_{stg}	素子非動作中に超えてはならない保存周囲温度
チャネル部温度 Channel temperature	T_{ch}	素子動作中に超えてはならないチャネル部温度
ドレイン・ソース間電圧 Drain-source voltage	V_{DSS}	ゲート・ソース間を直流的に短絡した状態で、ドレイン・ソース間に印加できる電圧の最大ピーク値
ゲート・ソース間電圧 Gate-source voltage	V_{GSS}	ドレイン・ソース間を直流的に短絡した状態で、ゲート・ソース間に印加できる電圧の最大ピーク値
ドレイン電流 Continuous drain current	I_D	全損失の限度内において、ドレインに許容される直流電流の最大値
ドレイン電流（ピーク） Continuous drain current (peak)	I_{DP}	規定されたパルス幅において、パルス動作時に許容されるドレイン電流の最大ピーク値
ソース電流（直流） Continuous source current (peak)	I_S	全損失の限度内において、ゲート・ソース間を短絡した状態でのソース・ドレイン間のボディダイオードに許容される順方向電流の最大値
全損失 Total power dissipation	P_T	規定の放熱条件において、素子に連続的に消費させ得る損失の最大値
単発アバランシェ電流 Single avalanche current	I_{AS}	素子がターンオフ状態に移行する際に非繰り返しパルスで許容できるアバランシェ電流の最大値
繰り返しアバランシェ電流 Repetitive avalanche current	I_{AR}	素子がターンオフ状態に移行する際に繰り返しパルスで許容できるアバランシェ電流の最大値
単発アバランシェエネルギー Single avalanche energy	E_{AS}	素子がターンオフ状態に移行する際に非繰り返しパルスで許容できるアバランシェエネルギーの最大値
繰り返しアバランシェエネルギー Repetitive avalanche energy	E_{AR}	素子がターンオフ状態に移行する際に繰り返しパルスで許容できるアバランシェエネルギーの最大値

表 1-2 絶対最大定格の例（ $T_c=25^\circ\text{C}$ ）

項 目	記 号	条 件	規格値	単位
保存温度	T_{stg}		-55 to 150	$^\circ\text{C}$
チャネル温度	T_{ch}		-55 to 150	$^\circ\text{C}$
ドレイン・ソース間電圧	V_{DSS}		100	V
ゲート・ソース間電圧	V_{GSS}		± 20	V
ドレイン電流（直流）	I_D		26	A
ドレイン電流（ピーク）	I_{DP}	Pulse width 10 μs , duty=1/100	78	A
ソース電流（直流）	I_{DS}	$V_{GS}=0\text{V}$		
全損失	P_T		44	W
単発アバランシェ電流	I_{AS}	Starting $T_{ch}=25^\circ\text{C}$ $T_{ch}\leq 150^\circ\text{C}$	19	A
単発アバランシェエネルギー	E_{AS}	Starting $T_{ch}=25^\circ\text{C}$ $T_{ch}\leq 150^\circ\text{C}$	40	mJ

1-2. 電氣的・熱的特性

表 1-3 電氣的・熱的特性 (特に記載が無い限り $T_c=25^{\circ}\text{C}$ における規定値)

項目	記号	用語の説明
ドレイン・ソース間降伏電圧 Drain to Source Breakdown Voltage	$V_{(BR)DSS}$	ゲート・ソース間を短絡した状態で、規定の条件にてドレイン電流を流した時のドレイン・ソース間の電圧
ドレイン遮断電流 Zero Gate Voltage Drain Current	I_{DSS}	ゲート・ソース間を短絡した状態で、規定の条件にてドレイン・ソース間電圧を印加した時のドレインに流れる電流
ゲート漏れ電流 Gate-Source Leakage Current	I_{GSS}	ドレイン・ソース間を短絡した状態で、規定の条件にてゲート・ソース間に電圧を印加した時のゲート流れる電流
順伝達コンダクタンス Forward transconductance	g_{fs}	規定の条件にて、ドレイン・ソース間電圧及び、ドレイン電流を印加したときの、ゲート・ソース間電圧の変化に対するドレイン電流変化の比
ドレイン・ソース間オン抵抗 Static Drain-Source On-state Resistance	$R_{DS(ON)}$	規定の条件にて、素子をオン状態にしたときのドレイン・ソース間の抵抗
ゲートしきい値電圧 Gate Threshold Voltage	V_{TH}	規定の条件にて、素子が導通し始めるのに必要なゲート・ソース間電圧
ソース・ドレイン間ダイオード順電圧 Source-Drain Diode Forward Voltage	V_{SD}	ゲート・ソース間を短絡した状態で、規定の条件にて、ソース電流を流したときのソース・ドレイン間電圧
熱抵抗 Thermal resistance	$R_{th(j-c)}$	規定条件にて、定常状態での熱の伝導の度合いを表す数値。印加電力 1W あたりに接合部と case(ケース)間で生じる温度差。指定の無い場合は、全素子印加。
	$R_{th(j-a)}$	規定条件にて、定常状態での熱の伝導の度合いを表す数値。印加電力 1W あたりに接合部と ambient(周囲)間で生じる温度差。指定の無い場合は、全素子印加。
ゲート全電荷量 Total Gate Charge	Q_g	規定の条件にて、ゲート・ソース間に電圧を印加する際に、ゲート・ソース間電圧が 0V から規定された値に達するまでの間に必要とするゲート電荷量
ゲート・ソース電荷量 Gate to Source Charge	Q_{gs}	規定の条件にて、ゲート・ソース間に電圧を印加する際に、ゲート・ソース間電圧が 0V からフラットになる値に達するまでに必要とするゲート電荷量
ゲート・ドレイン電荷量 Gate to Drain Charge	Q_{gd}	規定の条件にて、ゲート・ソース間に電圧を印加する際に、ゲート・ソース間電圧がフラット状態開始から終了までの間に必要とするゲート電荷量
入力容量 Input Capacitance	C_{iss}	素子の各端子間の容量は次のようになります。 C_{gs} : ゲート・ソース間容量 C_{ds} : ドレイン・ソース間容量 C_{gd} : ゲート・ドレイン間容量
帰還容量 Reverse Transfer Capacitance	C_{rss}	各容量は次のようになります。 $C_{iss} = C_{gs} + C_{gd}$ 規定の条件にて、ドレイン・ソース間が交流的に短絡されている状態でのゲート・ソース間入力静電容量
出力容量 Output Capacitance	C_{oss}	$C_{rss} = C_{gd}$ 規定の条件におけるドレイン・ゲート間静電容量 $C_{oss} = C_{ds} + C_{gd}$ 規定の条件にて、ゲート・ソース間が交流的に短絡されている状態でのドレイン・ソース間出力静電容量
ターンオン遅延時間 Turn-on Delay Time	$t_{d(on)}$	規定の条件にて、ゲート・ソース間電圧波形がピーク値の 10% に上昇した時点から、ドレイン・ソース間電圧波形がピーク値の 90% に下降するまでの時間。または、ゲート・ソース間電圧波形がピーク値の 10% に上昇した時点から、ドレイン電流波形がピーク値の 10% に上昇するまでの時間
上昇時間 Rise Time	t_r	規定の条件にて、ドレイン・ソース間電圧波形がピーク値の 90% から 10% に下降するまでの時間。または、ドレイン電流波形がピーク値の 10% から 90% に上昇するまでの時間。
ターンオフ遅延時間 Turn-off Delay time	$t_{d(off)}$	規定の条件にて、ゲート・ソース間電圧波形がピーク値の 90% に下降した時点から、ドレイン・ソース間電圧波形がピーク値の 10% に上昇するまでの時間。または、ゲート・ソース間電圧がピーク値の 90% に下降した時点から、ドレイン電流波形がピーク値の 90% に下降するまでの時間。
降下時間 Fall Time	t_f	規定の条件にて、ドレイン・ソース間電圧波形がピーク値の 10% から 90% に上昇するまでの時間。またはドレイン電流波形がピーク値の 90% から 10% に下降するまでの時間。
ダイオード逆回復時間 Diode Reverse Recovery Time	t_{rr}	規定の条件にて、逆回復電流が流れ始めた時点から、逆回復電流が規定された値に達するまでの時間。
ダイオード逆回復電荷量 Diode Reverse Recovery Charge	Q_{rr}	規定の条件にて、逆回復電流が流れ始めた時点から、逆回復電流が規定された値に達するまでの間の逆回復電流の時間積分値

2. 電気的特性

パワーMOSFETは電圧制御型の素子であり、ゲート電極に電圧を印加することで、ドレイン・ソース間に電流が流れます。

このため V_{DS} - I_D （ドレイン・ソース間電圧とドレイン電流）特性にはゲート電圧（ V_{GS} ）依存性があり、図1-1のような特性となります。

V_{GS} を0Vから上昇させることで、ドレイン電流（ I_D ）が流れ始めますが、ドレイン電圧（ V_{DS} ）が印加された状態で I_D が流れるため、 $V_{DS} \times I_D$ の電力が発生し、損失となります。

このとき V_{DS} の最小値がオン抵抗（ $R_{DS(ON)}$ ） $\times I_D$ となり、パワーMOSFETにおいて $R_{DS(ON)}$ は重要なパラメータとなります。

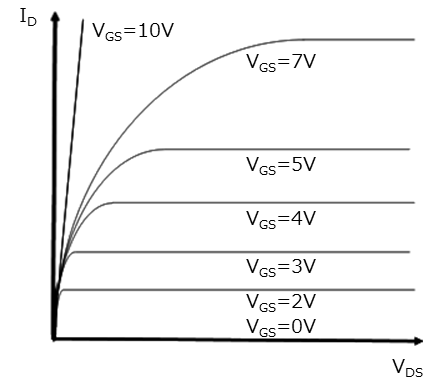


図 2-1 パワーMOSFET の電流電圧特性の例

表 2-1 パワーMOSFET の定格表（例）

項目	記号	条件	規格値			単位
			MIN	TYP	MAX	
ドレイン・ソース間降伏電圧	$V_{(BR)DSS}$	$I_D=1mA$	40	-	-	V
ドレイン遮断電流	I_{DSS}	$V_{DS}=40V, V_{GS}=0V$	-	-	-	μA
ゲート漏れ電流	I_{GSS}	$V_{GS}=\pm 20V, V_{DS}=0V$	-	-	± 0.1	μA
順伝達コンダクタンス	g_{fs}	$I_D=70A, V_{DS}=10V$	30	-	-	S
ドレイン・ソース間オン抵抗	$R_{DS(ON)}$	$I_D=70A, V_{GS}=10V$	-	0.00117	0.00142	Ω
ドレイン・ソース間オン抵抗	$R_{DS(ON)}$	$I_D=70A, V_{GS}=4.5V$	-	0.00185	0.0025	Ω
ゲートしきい値電圧	V_{th}	$I_D=1mA, V_{DS}=10V$	1.5	2	2.5	V
ソース・ドレイン間ダイオード順電圧	V_{SD}	$I_S=140A, V_{GS}=0V$	-	-	1.5	V
熱抵抗	$R_{th(j-c)}$	Junction to case, with heatsink	-	-	0.69	$^{\circ}C/W$
	$R_{th(j-a)}$	Junction to ambient	-	-	100	$^{\circ}C/W$
ゲート全電荷量	Q_g	$V_{DD}=32V, V_{GS}=10V, I_D=140A$	-	122	-	nC
ゲート・ソース電荷量	Q_{gs}	$V_{DD}=32V, V_{GS}=10V, I_D=140A$	-	24	-	nC
ゲート・ドレイン電荷量	Q_{gd}	$V_{DD}=32V, V_{GS}=10V, I_D=140A$	-	37	-	nC
入力容量	C_{iss}	$V_{DS}=25V, V_{GS}=0V, f=1MHz$	-	6630	-	pF
帰還容量	C_{rss}	$V_{DS}=25V, V_{GS}=0V, f=1MHz$	-	405	-	pF
出力容量	C_{oss}	$V_{DS}=25V, V_{GS}=0V, f=1MHz$	-	805	-	pF
ターンオン遅延時間	$t_d(on)$	$I_D=70A, R_L=0.29\Omega, V_{DD}=20V, R_G=0\Omega, V_{GS}(+)=10V, V_{GS}(-)=0V$	-	7.5	-	ns
上昇時間	t_r	$I_D=70A, R_L=0.29\Omega, V_{DD}=20V, R_G=0\Omega, V_{GS}(+)=10V, V_{GS}(-)=0V$	-	18	-	ns
ターンオフ遅延時間	$t_d(off)$	$I_D=70A, R_L=0.29\Omega, V_{DD}=20V, R_G=0\Omega, V_{GS}(+)=10V, V_{GS}(-)=0V$	-	139	-	ns
降下時間	t_f	$I_D=70A, R_L=0.29\Omega, V_{DD}=20V, R_G=0\Omega, V_{GS}(+)=10V, V_{GS}(-)=0V$	-	51	-	ns
ダイオード逆回復時間	t_{rr}	$I_F=140A, V_{GS}=0V, di/dt=100A/\mu s$	-	44	-	ns
ダイオード逆回復電荷量	Q_{rr}	$I_F=140A, V_{GS}=0V, di/dt=100A/\mu s$	-	52	-	nC

2-1. ドレイン・ソース間電圧 V_{DS}

ドレイン・ソース間電圧 V_{DS} は温度依存があり、低温時には低下します。
この点について留意して使用する必要があります。

2-2. 出力特性 $V_{DS} - I_D$

一般的な MOSFET の出力特性（例 1）を図 2-2 に示します。

縦軸をドレイン電流 I_D 、横軸をドレイン電圧 V_{DS} としたグラフで表しています。

MOSFET の出力特性には線形領域と飽和領域があります。

線形領域	ドレイン・ソース間電圧 V_{DS} が増加するとドレイン電流 I_D が増加する領域
飽和領域	ドレイン・ソース間電圧 V_{DS} によらずドレイン電流 I_D が一定となる領域

パワー MOSFET の出力特性の例を図 2-3 に示します。

パワー MOSFET は一般的な MOSFET と比較し、ゲート電圧 V_{GS} に対する応答がよくオン抵抗 $R_{DS(ON)}$ が低いため、出力特性に現れる飽和領域はほぼありません。

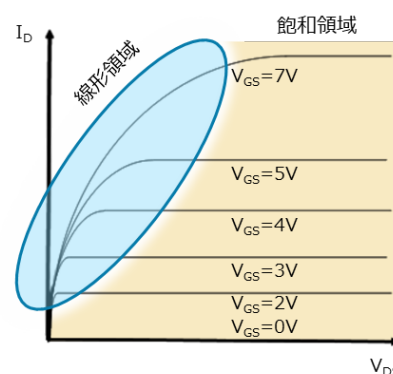


図 2-2 出力特性（例 1）

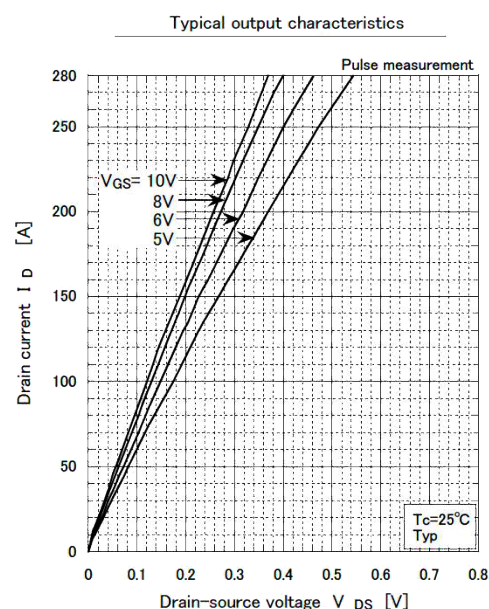


図 2-3 出力特性（例 2）

2-3. 伝達特性 $V_{GS} - I_D$

伝達特性 $V_{GS} - I_D$ とは、ドレイン・ソース間電圧 V_{DS} を一定とした時に、どれぐらいのゲート・ソース間電圧を印加すれば所望のドレイン電流 I_D を流すことができるかを表した特性です。

ゲート・ソース間電圧 V_{GS} が増加すると、チャネルに集まる電子の密度が高くなるので、チャネルの電気抵抗が低くなり、より大きな電流が流れます。

また伝達特性には温度特性があり、一般的には温度が高い方が同じ V_{GS} でもより大きな電流が流れます。

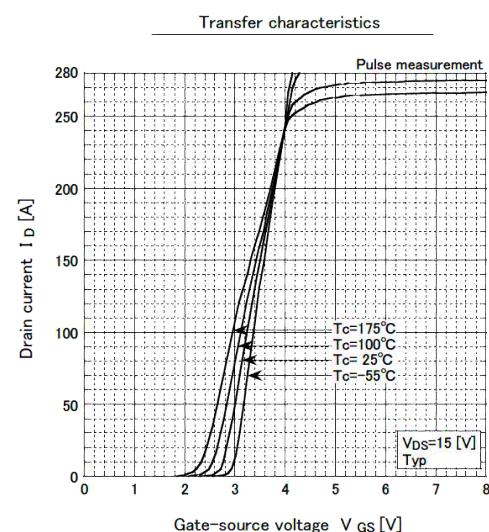


図 2-4 伝達特性の例

2-4. オン抵抗 $R_{DS(ON)}$ 特性

オン抵抗 $R_{DS(ON)}$ は V_{DS}/I_D で表されるパラメータであり、図 2-3 の出力特性の傾きのことを指します。

$R_{DS(ON)}$ は電流 I_D に対してある程度一定の値となりますが、大きい I_D の領域において上昇する傾向を持ちます。

これは電流の流す道筋において、最大で流すことのできる電流があり、そこを超えると電流が流しづらくなるためです。

また、 $R_{DS(ON)}$ は図 2-6 のように温度特性があり、高温時は $R_{DS(ON)}$ が上昇するため、発熱計算においては注意する必要があります。

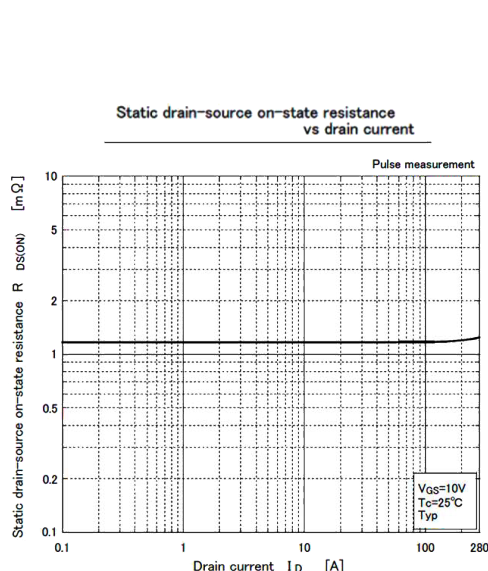


図 2-5 $R_{DS(ON)}$ の電流特性の例

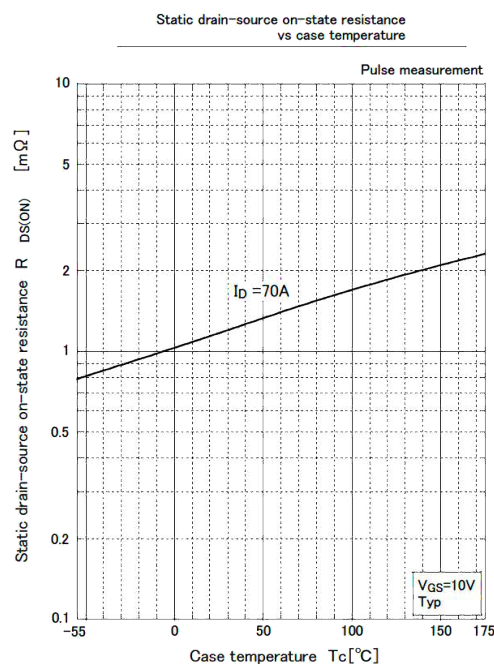


図 2-6 $R_{DS(ON)}$ の温度特性の例

2-5. $R_{DS(on)}$ - V_{GS} 曲線について

オン抵抗 $R_{DS(on)}$ はゲート電圧 V_{GS} 依存性があり、低い V_{GS} では上昇します。

この上昇する V_{GS} はしきい値電圧 V_{TH} に依存しており、 V_{TH} は負の温度依存性があるため、低温では高電圧側にシフトし、高温では定電圧側にシフトします。

この温度依存性を考慮して、ゲート電極に印加する電圧を適切に判断する必要があります。

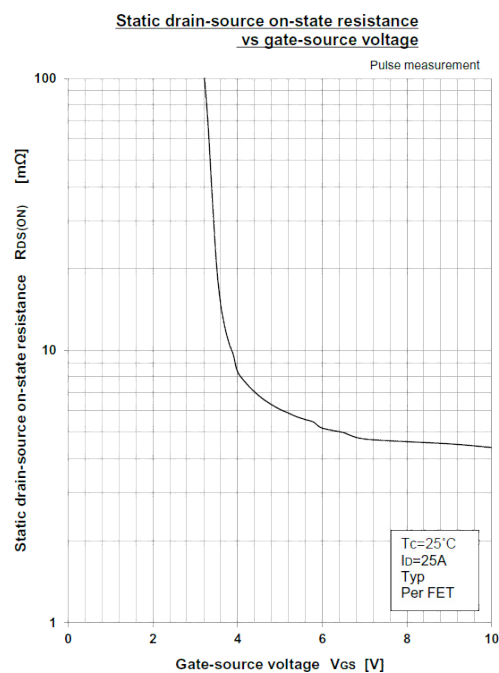


図 2-7 $R_{DS(on)}$ - V_{GS} 曲線の例

2-6. しきい値電圧 V_{TH}

しきい値電圧 V_{TH} はドレイン・ソース間に規定電流が流れるときのゲート電圧を指します。

このため、この電圧でデジタル的にオン・オフする電圧ではありません。また、 V_{TH} は温度特性を持っており、高温時には下降し、低温時には上昇します。

このため、低温時のオン動作時・高温時のオフ動作時にはゲート電圧 V_{GS} の値に注意する必要があります。

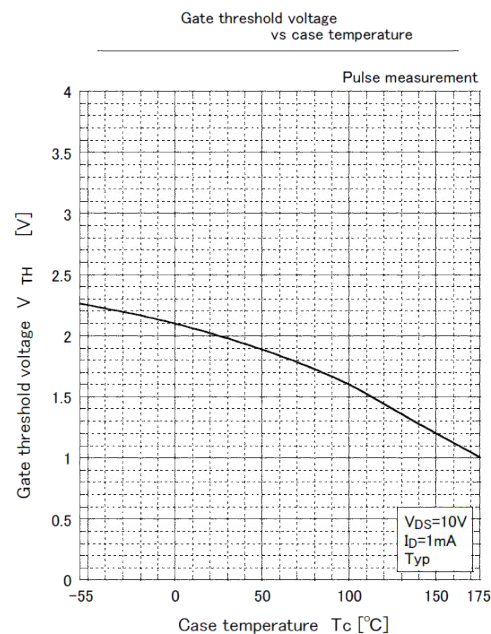


図 2-8 V_{TH} の温度特性の例

2-7. 容量特性 C_{iss} , C_{rss} , C_{oss}

容量特性の入力容量 C_{iss} 、帰還容量 C_{rss} 、出力容量 C_{oss} は下記の式で表されます。

$$C_{iss} = C_{GS} + C_{GD}$$

$$C_{rss} = C_{GD}$$

$$C_{oss} = C_{DS} + C_{GD}$$

C_{GS} : ゲート・ソース間容量
 C_{GD} : ゲート・ドレイン間容量
 C_{DS} : ドレイン・ソース間容量

なお、図 2-9 に示すとおり、容量特性には V_{DS} 依存がありますのでご注意ください。

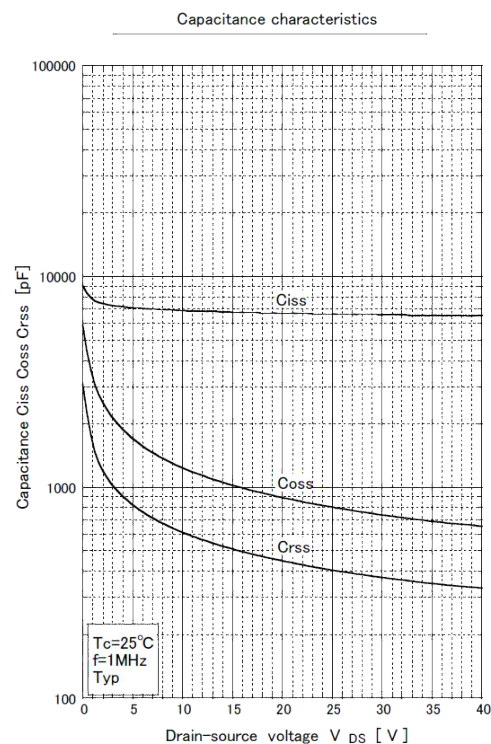


図 2-9 容量特性の V_{DS} 依存の例

2-8. スイッチング特性 $t_{d(on)}$, t_r , $t_{d(off)}$, t_f

スイッチング特性は下記の4つの時間に分けて定義されます。

ターンオン遅延時間: $t_{d(on)}$

V_{GS} の立ち上がり時の10%に上昇した時点から V_{DS} が90%まで低下した時間。

上昇時間: t_r

V_{DS} が90%から10%まで低下した時間。

ターンオフ遅延時間: $t_{d(off)}$

V_{GS} が90%まで低下した時間を起点に V_{DS} が10%まで上昇した時間。

降下時間: t_f

V_{DS} が10%から90%まで上昇した時間。

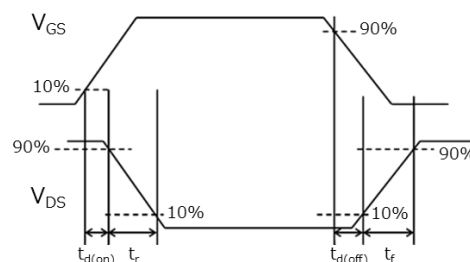


図 2-10 スイッチング時間の定義

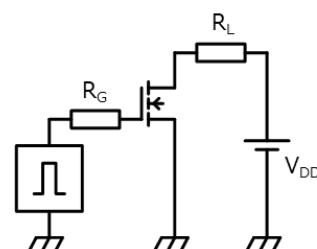


図 2-11 スイッチング測定回路

2-9. ゲートチャージ特性 Q_g

ゲートチャージ特性はゲート電極に一定電流を流したときに、規定のゲート電圧 V_{GS} に達するまでの時間を計測して定義されます。

なお、ゲートチャージ特性は3つのパラメータで表されます。

Q_{gs}	ゲート電極に電圧を印加してからミラー期間の手前までの電荷量
Q_{gd}	ミラー期間の電荷量
Q_g	ゲート電極を印加してから規定のゲート電圧 V_{GS} まで達するまでの電荷量

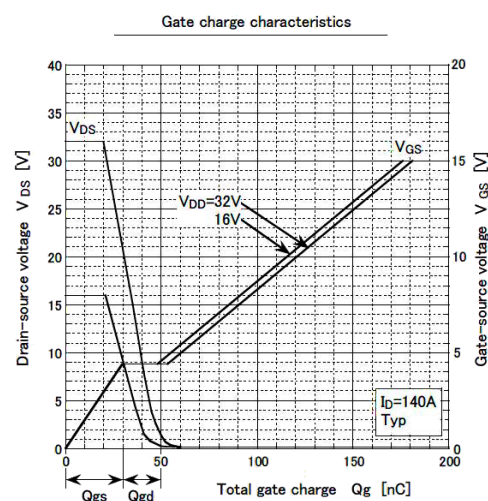


図 2-12 ゲートチャージ特性の例

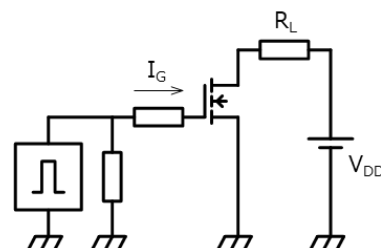


図 2-13 ゲートチャージ測定回路

2-10. 安全動作領域 SOA

安全動作領域 SOA とは Safe Operating Area の略で、MOSFET が安全に動作できる $V_{DS} \cdot I_D$ の領域を表します。

このため MOSFET の動作条件に関して SOA の範囲内で使用する必要があります。

元々、従来の MOSFET の SOA にはバイポーラトランジスタに存在する二次降伏領域は無く、ドレイン・ソース間電圧の定格とドレイン電流の定格とその熱抵抗制限領域のみが規定されていました。

しかしながら、昨今の製品では微細化等によって MOSFET にも電流集中による二次降伏に相当する第 5 の領域が存在するようになり、現在では右図のように 5 つの領域に分けられることのほうが多く、この領域内且つ適切な各種ディレーティング（サージ等を含めた電圧／電流／電力／接合温度）を取ることで安全に動作させられることができます。

したがって MOSFET の動作軌跡が SOA 内に確実に収まっているか慎重な確認が必要になってきています。

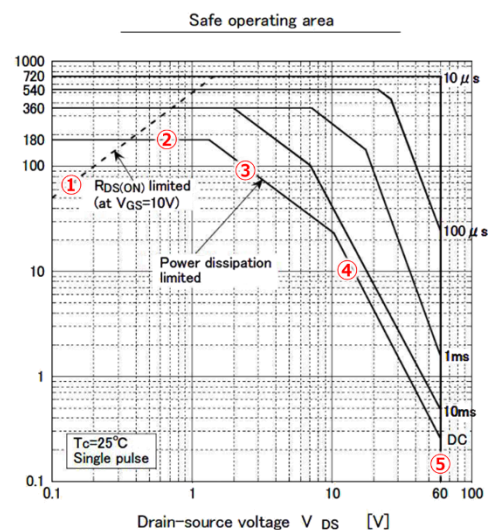


図 2-14 安全動作領域の例

なお、SOA は下記の 5 つの領域によって表現されます。

- | | |
|---|--|
| ① | $R_{DS(ON)}$ 制限領域： $R_{DS(ON)max}$ による制限 |
| ② | I_D 制限領域：絶対最大定格の I_D による制限 |
| ③ | 全損失制限領域：絶対最大定格の全損失による制限 |
| ④ | 二次降伏制限領域：バイポーラトランジスタの二次降伏に似た制限 |
| ⑤ | ドレイン・ソース間電圧 V_{DSS} 制限領域：絶対最大定格の V_{DSS} による制限 |

2-11. アバランシェ特性

インジェクタやイグナイタなどに MOSFET を使用すると、オフしたときにインダクタンス（L）成分の逆起電力によって大きな電圧が発生し、MOSFET の耐圧を超えて印加されることをアバランシェ状態と言います。

このときどれだけのエネルギーが許容されるかが絶対最大定格の単発アバランシェエネルギー E_{AS} となります。

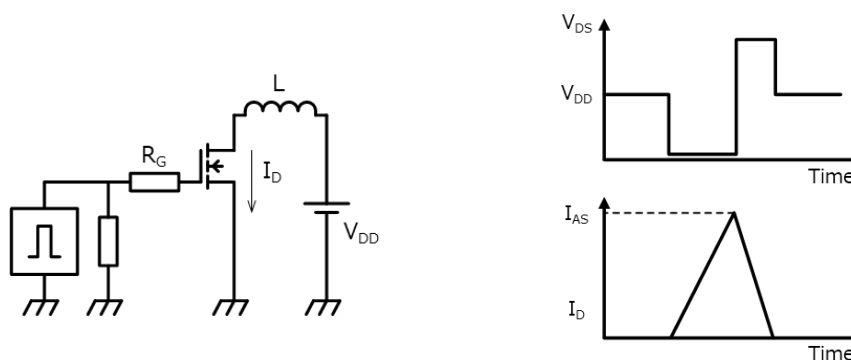


図 2-15 アバランシェ測定回路とアバランシェ波形の例

2-12. dv/dt , di/dt 特性

内蔵ダイオードに順電流が流れている状態で、逆方向に電圧を反転させると逆回復動作に入ります。この時の単位時間当たりの電流の下降度合いを di/dt 、単位時間当たりの電圧の上昇度合いを dv/dt と呼びます。

指定の条件下でのリカバリー電流時間を逆回復時間 t_{rr} 、電荷量を逆回復電荷量 Q_{rr} と呼びます。

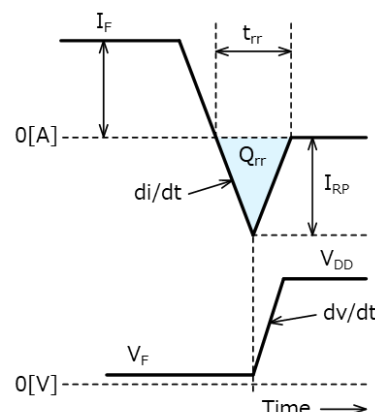


図 2-16 リカバリー電流、電圧波形の例

2-13. 静電気耐量(ESD: Electrostatic Discharge)について

静電気耐量(ESD)について MOSFET で議論されるモードは以下のものがあります。

人体帯電モデル(HBM)：人体が帯電していて MOSFET の電極に静電気が放電されるモード

デバイス帯電モデル(CDM)：デバイス自身が帯電し、グラウンド等に静電気が放電されるモード

なお、MOSFET においてはゲートが薄い絶縁膜を介して構成されており、これにより ESD に対してゲート端子が最も弱い端子となるため、お取り扱いにご注意ください。

2-14. 全損失ディレーティング曲線について

通常データシートに記載される SOA (は $T_c = 25^\circ\text{C}$ で規定されるため、ご使用環境の T_c に変換して使用する必要があります。

これが全損失ディレーティング曲線になります。

全損失の温度ディレーティング曲線の例を図 2-17 に示します。

絶対最大定格の P_T を全損失ディレーティング曲線により印加可能な P_T を算出し、印加されるドレイン電流 I_D とオン抵抗 $R_{DS(ON)}$ によって算出された電力を比較し、判定いたします。

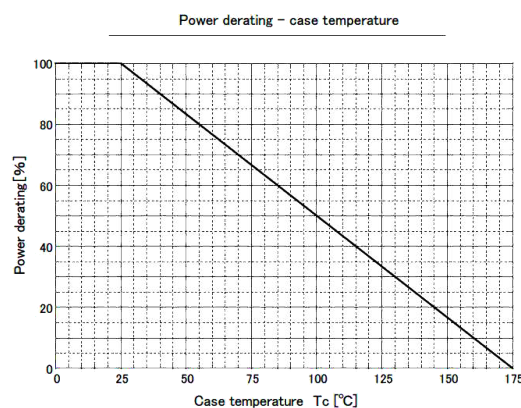


図 2-17 全損失ディレーティング曲線の例

2-15. アバランシェディレーティング曲線について

絶対最大定格に記載の単発アバランシェエネルギー E_{AS} はスタートチャンネル温度が25℃のため、ご使用環境のスタートチャンネル温度に変換して使用する必要があります。

これがアバランシェディレーティング曲線です。

絶対最大定格の E_{AS} をアバランシェディレーティング曲線によって印加可能なアバランシェエネルギーを算出し、印加されるアバランシェエネルギーを比較し、判定いたします。

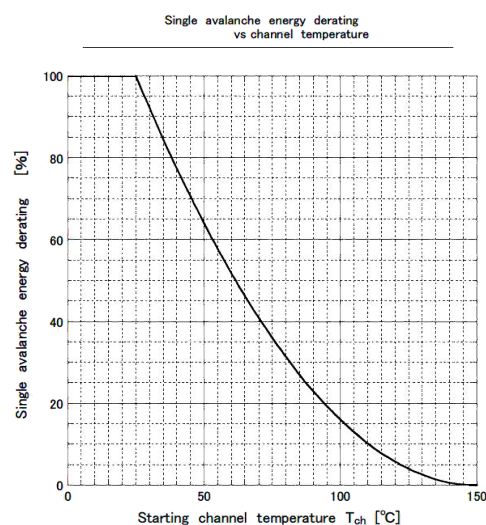


図 2-18 アバランシェディレーティング曲線

2-16. 他項目における各種ディレーティングの考え方について

最大定格に対してどの程度のディレーティングを行うかは、信頼性設計の中で大変重要な問題になります。

システム設計の段階で考慮していただきたいそれら項目は、半導体デバイスの種類により少しずつ異なり、電圧、電流、電力、負荷等の電氣的ストレスのディレーティング、温度、湿度などの環境条件、あるいは振動、衝撃などの機械的ストレスのディレーティングなどがあります。

ディレーティングの基準について、お客様のセットの設計段階で考慮されることが信頼性確保の上で望ましく、基準内に設定することが困難な場合については、最大定格のより大きな半導体デバイスを選定する等考慮される必要性があります。

製品の使用条件（使用温度/電流/電圧など）が絶対最大定格以内での使用においても、高負荷状態（高温および大電流/高電圧印加、多大な温度変化など）で連続して使用される場合は、信頼性が著しく低下するおそれがあります。

個別信頼性情報（信頼性試験レポート、推定故障率など）をご確認の上、適切な信頼性設計をお願いします。

3. 接合部温度の推定

3-1. 熱抵抗

3-1-1. 熱抵抗

熱抵抗とは温度の伝えにくさを表す値で、単位時間での発熱量あたりの温度上昇量を意味します。単位は $^{\circ}\text{C}/\text{W}$ で表されます。発熱に関しては便宜的に図 3-1 のような等価回路で表され、発熱点で発した熱が、チップの熱抵抗 R_{th} (チップ)、はんだの熱抵抗 R_{th} (はんだ)、ケースの熱抵抗 R_{th} (ケース) を通って熱が伝わります。このときの接合部・ケース間の熱抵抗 $R_{th}(j-c)$ を求めます。

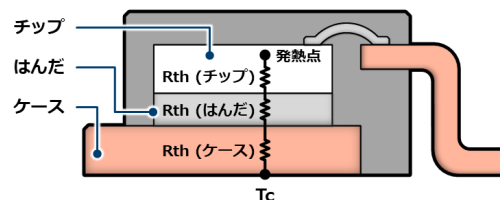


図 3-1 発熱に関する疑似的等価回路

$$\text{接合部・ケース間の熱抵抗 } R_{th}(j-c) = R_{th}(\text{チップ}) + R_{th}(\text{はんだ}) + R_{th}(\text{ケース})$$

3-1-2. 過渡熱抵抗

過渡熱抵抗とは単位時間あたりの電力損失に対する温度上昇値を意味します。発熱に関しては便宜的に図 3-2 のような等価回路で表され、発熱点で発した熱が時間を経るごとに伝導し、各部位の熱抵抗を通過するにしたがって上昇します。

発熱点で発した熱が、チップの過渡熱抵抗 Z_{th} (チップ)、はんだの過渡熱抵抗 Z_{th} (はんだ)、ケースの過渡熱抵抗 Z_{th} (ケース) を通って熱が伝わります。このときの接合部・ケース間の過渡熱抵抗 $Z_{th}(j-c)$ を求めます。

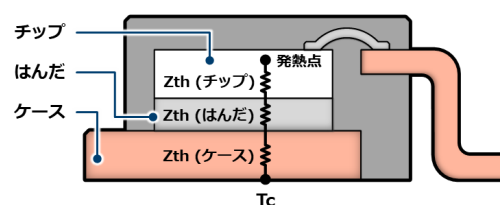


図 3-2 過渡の発熱に関する疑似的等価回路

$$\text{接合部・ケース間の過渡熱抵抗 } Z_{th}(j-c) = Z_{th}(\text{チップ}) + Z_{th}(\text{はんだ}) + Z_{th}(\text{ケース})$$

3-2. 電力損失の求め方

3-2-1. 平均電力損失

MOSFET のドレイン・ソース間の電圧 V_{DS} と MOSFET に流れる電流 I_D の積による電力の時間積分し、1 周期分の時間 (TW) によって平均化することにより、平均電力損失 P_{ave} を求めます。

$$\text{平均電力損失 } P_{ave} = \int V_{DS} \cdot I_D \, dt / TW$$

3-2-2. 過渡電力損失

電力印加時の過渡的な電力損失は、MOSFET のドレイン・ソース間の電圧 V_{DS} と MOSFET に流れる電流 I_D の積による電力の時間積分し、印加時間 (T) によって平均化することにより、過渡的な電力損失 P を求めます。

$$\text{過渡電力損失 } P = \int V_{DS} \cdot I_D \, dt / T$$

尚、各損失の詳細な求め方は別途技術資料 TN1_MOSFET_10_JP をご参照ください。

3-3. チヤネル部温度 Tch の推定方法

3-3-1. ヒートシンクなし

① 定常状態

接合部・ケース間の熱抵抗 $R_{th(j-a)}$ と平均電力損失 P_{ave} により、チャネル部温度 T_{ch} を求めます。

$$\text{チャネル部温度 } T_{ch} = R_{th(j-a)} \times P_{ave} + T_c \quad (T_c \text{ はケース温度})$$

② 過渡状態抗

接合部・ケース間の過渡熱抵抗 $Z_{th(j-c)}$ と過渡電力損失 P により、チャネル部温度 T_{ch} を求めます。

過渡熱抵抗 $Z_{th(j-c)}$ の値は図 3-3 過渡熱抵抗特性図の例を使用します。

$$\text{チャネル部温度 } T_{ch} = Z_{th(j-c)} \times P + T_c \quad (T_c \text{ はケース温度})$$

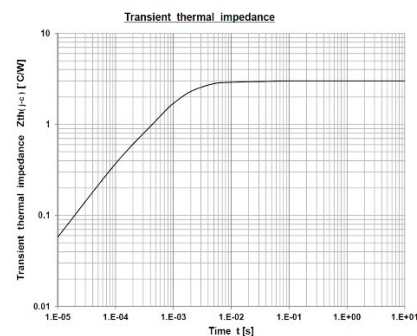


図 3-3 過渡熱抵抗特性図の例

3-3-2. ヒートシンクあり

疑似的等価回路図は図 3-4 のようになります。

ケース温度 T_c を測定することで、チャネル部温度を求めます。

ヒートシンクありの場合の定常状態と過渡状態のチャネル部、温度 T_{ch} の算出はヒートシンクなしと違い $R_{th(j-c)}$ を使用する下記式となります

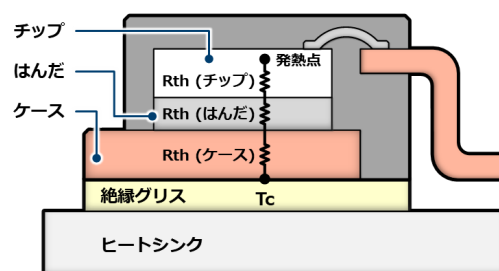


図 3-4 定常状態ヒートシンクあり疑似的等価回路

$$\text{チャネル部温度 } T_{ch} = R_{th(j-c)} \times P_{ave} + T_c \quad (T_c \text{ はケース温度})$$

尚、各損失の詳細な求め方は別途技術資料 TN1_MOSFET_10_JP をご参照ください。

4. 回路上の注意点

4-1. ゲート・ソース間電圧 V_{GS}

MOSFET は図 4-1 の MOSFET 出力特性の線形領域で使用することで、低いオン抵抗で使用可能となります。

ゲート・ソース間に印加される電圧 V_{GS} はしきい値電圧 V_{TH} 以上の高い電圧で電流を流すことができますが、より高い V_{GS} を印加することでより低いオン抵抗で 사용할ことが可能です。

ただし、より高い V_{GS} で使用する場合にはドライブ損失が大きくなるため適切な V_{GS} での使用をご検討ください。

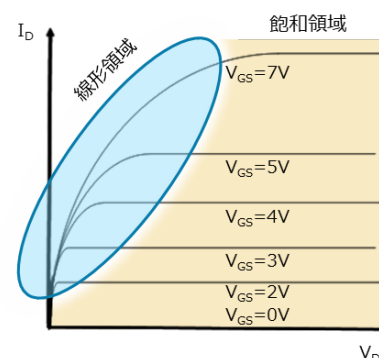


図 4-1 MOSFET 出力特性の例

4-2. スイッチング時間とドライブ条件

MOSFET は電圧駆動デバイスのため、高速スイッチングに適正のあるデバイスです。しかし、高速スイッチングをする際にノイズやサージが発生する場合がありますので、図 4-2 のように MOSFET のゲート端子に抵抗 R_G を追加することでノイズやサージを低減することができます。ただし、 R_G を追加した場合にはスイッチング時間が長くなりますので、適切な R_G の使用をご検討ください。

また、一般的に MOSFET のスイッチング動作において、オフ側のスイッチング時間が長いと、損失が増えるため、図 4-3 のように R_G に並列にダイオードや抵抗を追加することで、スイッチング損失は小さくなります。ノイズとスイッチング損失やスイッチング時間を考慮しながら、最適なゲート回路をご検討ください。

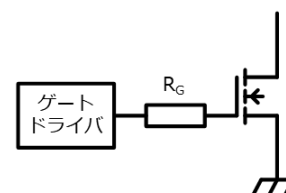


図 4-2 ゲート駆動回路 1

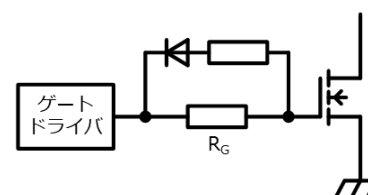


図 4-3 ゲート駆動回路 2

4-3. ソース・ドレイン間ダイオードについて

1) MOSFET ではその構造上、ソース・ドレイン間に寄生素子として PN 接合ダイオード（ボディーダイオード）が図 4-4 のように形成されます。このためボディーダイオードダイオードに電流を流して使用される場合には、その発熱についてご注意ください。

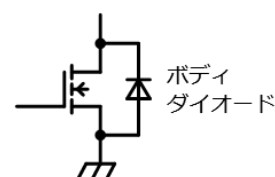


図 4-4 内部等価回路

2) 図 4-5 は MOSFET を使ったインバータ回路例です。

この回路では Q1 と Q4 がオンして、電流①が流れます。次に Q1 をオフすると、Q2 のボディーダイオードを通して電流②が還流します。その後 Q1 をオンにすると、Q2 のボディーダイオードが逆回復するまでの時間 (t_{rr})、短絡電流③が Q1 から Q2 に流れて、この損失により熱が発生します。インバータ回路に MOSFET を使用する場合、ボディーダイオードには逆回復時間 t_{rr} の短いものを使用してください。

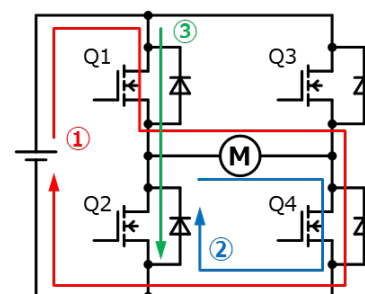


図 4-5 インバータ回路例

4-4. 並列接続の注意点

MOSFET はバイポーラトランジスタに比べて、図 4-6 のように並列接続することで比較的容易に大電流化が可能です。

各ゲート端子に抵抗 R_G を入れ、赤と青の配線は出来る限り同じ長さにしてください。並列接続する際は以下を考慮してください。

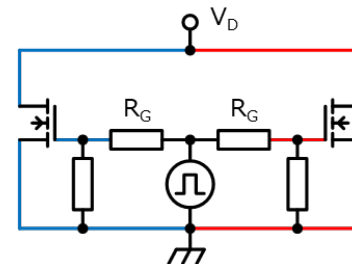


図 4-6 並列接続回路例

4-4-1. 電流バラツキ

① オン抵抗 R_{on} によるバラツキ

スイッチング期間以外での MOSFET 並列接続時の電流は、オン抵抗に反比例して流れます。

つまり、オン抵抗が最も低いデバイスに最も多くの電流が流れますが、MOSFET のオン抵抗は正の温度係数を持つため、このバラツキが補償され比較的電流が均等になるように流れます。

よって、熱結合をしない場合でも、ある程度の電流バランスは保てます。

② ゲートしきい値電圧 V_{th} によるバラツキ

一般に、電流アンバランスはスイッチング動作におけるオンとオフの過渡時に問題となります。これは MOSFET のスイッチング時間の差に起因します。このスイッチング時間のバラツキは、ゲートしきい値電圧 V_{th} に大きく依存します。

すなわち、 V_{th} が小さい程早くターンオンを開始し、逆にオフ時は V_{th} の大きいもの程早くターンオフを開始します。

このことから、オン時、オフ時ともに V_{th} の低い MOSFET に一時的に電流が集中して電流アンバランスが発生します。特にハードスイッチングの場合、この電流アンバランスは素子の電流定格、または、素子の温度使用定格を超えて破壊を招くことがありますので、電流アンバランスを考慮した素子を選定してください。

ソフトスイッチングの場合は ZVS（ゼロ電圧スイッチング）/ZCS（ゼロ電流スイッチング）効果により V_{th} のバラツキによる影響は少なくなります。

4-4-2. 寄生発振

MOSFET のゲートを直接に並列接続すると、発振現象が起きやすくなります。この現象はミラー容量による帰還電流がゲート共通インピーダンスを流れ、帰還電圧が大きくなって発振しやすくなります。

また、帰還電圧は各 MOSFET によって増幅されます。この発振電圧がゲート耐圧を超えると破壊しますし、ドレイン電流・電圧に発振成分が重畳し損失が増大します。ご使用の際は、必ず、MOSFET の各ゲートに直列の抵抗を挿入し、さらに必要に応じてフィルターコア、フェライトビーズ等を挿入して下さい。

4-4-3. 配線

MOSFET を並列に接続する時、各端子の配線を均等にする必要があります。

特にソース端子側では、配線インダクタンス L_s （図 4-7）にソース電流 I_s が流れることで発生する逆起電圧 $V_s = L_s \times dI_s/dt$ が、ゲート・ソース間電圧に作用し MOSFET のオン時のドレイン電流バランスに大きな影響を与えます。

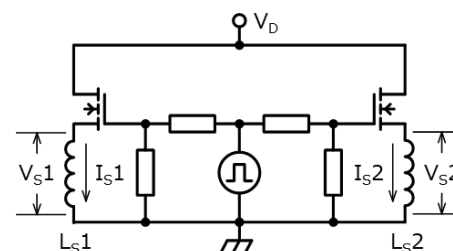


図 4-7 配線インダクタンスを含む並列接続回路例

4-5. サージの注意点

回路動作上サージ電圧が発生する場合には、MOSFET の定格電圧（ドレイン・ソース間電圧 V_{DS} 、ゲート・ソース間電圧 V_{GS} ）を超えないように使用してください。なお、過渡的な電圧を吸収する作用のあるスナバ回路例（図 4-8）を使用することで、サージを抑制することができます。

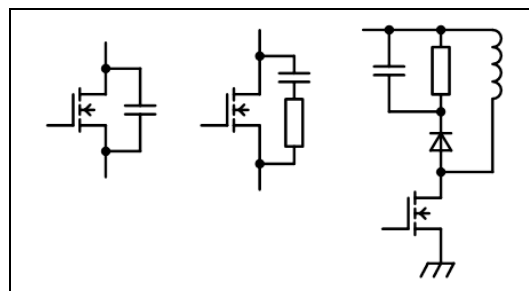


図 4-8 スナバ回路例

5. I_D 定格について

昨今の低耐圧 MOSFET の電流定格 $I_{D(DC)}$ は、実際使用できる定格より遥かにかけ離れたシリコン物性限界値等より設定された非現実的な高い I_D 定格電流値を謳っている場合があり、お客様のセット設計における MOSFET の印加可能電流の設定に苦慮されるケースが散見されているようです。

しかし、新電元工業の MOSFET では、各 MOSFET の $R_{DS(on)}$ 値、 $R_{th(j-c)}$ 、ワイヤもしくはクリップボンドなどの製品組立状態などの実力値とそのマージンを加味し事実に基づいた設定となっております。