

ハイサイド・ローサイド
ドライバ IC



MCZ5601SC







アプリケーションノート
Ver. 1.2

使用上の注意

このたびは、弊社製品をご使用いただき誠にありがとうございます。

当 IC をご使用の際は、お客様の安全を確保するため下記の警告ならびに注意を必ず守ってご使用下さい。

警告		誤った取り扱いをしたときに死亡や重大な人身事故および大きな物的損害に結びつく危険性のあるもの。
注意		誤った取り扱いをしたときに軽傷に結びつく恐れ、または軽微な物損事故に結びつく恐れのあるもの。

警告		当 IC は、一般電子機器(事務機器・通信機器・計測機器・家電製品等)に使用されることを意図しております。誤動作や事故が直接人体や生命を脅かす恐れのある医療器、航空宇宙機、列車、輸送機器(車載、船舶等)、原子力等の制御機器には使用しないで下さい。一般電子機器以外にご使用になる場合は弊社までご相談下さい。
注意		修理や改造は、重大な事故につながりますので、絶対にやめて下さい。 《感電、破壊、火災、誤動作等の危険があります。》
		異常時は出力端子に過大電圧が発生したり、電圧低下となる場合があります。異常時の、負荷の誤動作や破壊等を想定した保護対策(過電圧保護、過電流保護等の保護対策)を最終機器に組み込んで下さい。
		入力端子、出力端子の極性を確認し誤接続の無いことを確認してから通電して下さい。 《保護素子が切れたり、発煙・発火の原因になります。》
		決められた入力電圧を必ず守っていただくとともに、入力ラインに必ず保護素子を挿入して下さい。 《異常時には発煙・発火の危険があります。》
		使用中に故障または、異常が発生した時は、すぐに入力を遮断して電源を停止させて下さい。また、直ちに弊社にご相談下さい。


●本資料に記載されている内容は、製品改良などのためお断りなしに変更することがありますのでご了承下さい。


●御使用頂く際には、仕様書の取り交わしをして頂けます様お願いします。

●ここに記載されたすべての資料は正確かつ信頼し得るものでありますが、これらの資料の使用によって起因する損害または特許権その他権利の侵害に関しては、当社は一切その責任を負いません。

●本資料によって第三者または当社の特許権その他権利の実施に対する保証または実施権の許諾を行うものではありません。

●本資料の一部または全部を当社に無断で転載または複製することを堅くお断りいたします。

 当社は、品質と信頼性の向上に絶えず努めていますが、半導体製品はある確率で故障が発生したり、誤動作する場合があります。必要に応じ、安全性を考慮した冗長設計、延焼防止設計、誤動作防止設計等の手段により結果として人身事故、火災事故、社会的な損害等が防止できるようご検討下さい。


 本資料に記載されている当社半導体製品は、特別に高い品質・信頼性が要求され、その故障や誤動作が直接人命を脅かしたり、人体に危害を及ぼす恐れのある機器あるいはシステムに用いられることを目的として設計、製造されたものではありません。下記の特別用途、特定用途の機器、装置にご使用の場合には必ず当社へご連絡の上、確認を得て下さい。

特別用途

輸送機器(車載、船舶等)、基幹用通信機器、交通信号機器、防災/防犯機器、各種安全機器、医療機器 等

特定用途

原子力制御システム、航空機器、航空宇宙機器、海底中継器、生命維持のための装置 等

 なお、IC 製品に関しては、特別用途・特定用途に限らず、連続運転を前提として長期製品寿命を期待される機器、装置にご使用される場合に関しては当社へお問い合わせ下さい。

目次

1. 概要	3
1.1 特長	3
1.2 標準回路図	3
1.3 ブロック図	4
1.4 端子配置図	4
1.5 端子機能一覧	4
2. 仕様	5
2.1 絶対最大定格	5
2.2 推奨動作条件	5
2.3 電気的特性	6
2.4 代表特性曲線(参考データ)	7-10
2.5 真理値表	11
3. 機能の説明	12
3.1 UVLO 機能	12
3.2 同時 ON 防止機能	13
4. 設計上の注意点	14
4.1 ブートストラップ回路によるハイサイド駆動	14
4.1.1 ブートストラップ回路の基本動作	14
4.1.2 ブートストラップコンデンサ C5	14-15
4.1.3 ブートストラップダイオード D1	15
4.1.4 突入電流防止抵抗 R3	15
4.1.5 IGBT を駆動する際の注意点	15
4.2 Vcc コンデンサ	15
4.3 入力信号のデッドタイム	16
4.4 ゲート抵抗	16
4.5 セルフターンオン	17
4.6 VS 端子の負電圧	18
5. パターン設計上の注意点	19

1.概要

MCZ5601SC は、パワーMOSFET や IGBT などのパワーデバイスを駆動させるための 2 入力・2 出力のハイサイド・ローサイドドライバです。600V 耐圧のレベルシフト回路と 22V 耐圧のドライバを内蔵しています。インバータ回路や AC/DC、DC/DC 電源など幅広い用途で使用できます。

2 つの入力端子へ同時に ON 信号が入力された場合に出力をキャンセルし、貫通電流が発生することを防止する同時 ON 防止保護機能を搭載しています。

1.1 特長

MCZ5601SC の主な特長は、以下となります。

- ハイサイド耐圧: 600V
- 2 入力 2 出力 ハイサイド・ローサイド ドライバ
- ソース電流 $I_{source}=400\text{mA}$ 、シンク電流 $I_{sink}=400\text{mA}$
- $t_{on}=210\text{ns}$ 、 $t_{off}=195\text{ns}$ 、 $t_r=33\text{ns}$ 、 $t_f=30\text{ns}$
- 入力 5V / 入力 3.3V どちらの論理にも対応
- UVLO・同時 ON 防止保護機能 内蔵
- ハイサイド dV_S/dt 耐量: 50V/ns

1.2 標準回路図

標準的なハーフブリッジ回路図例を以下に示します。

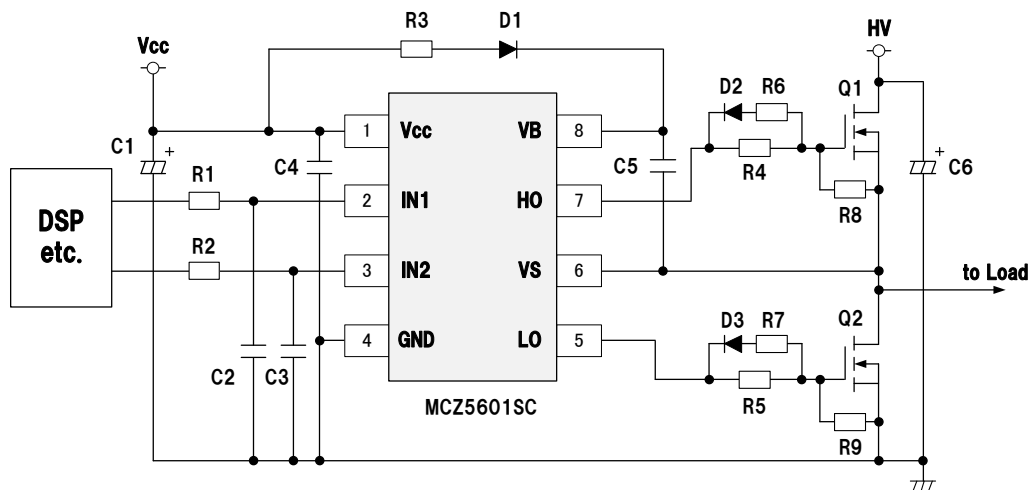
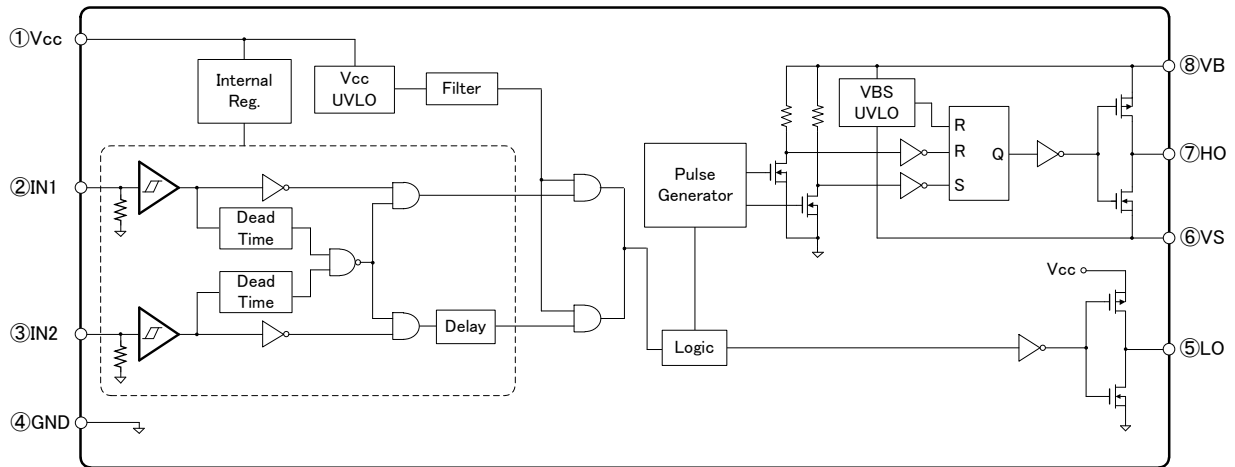
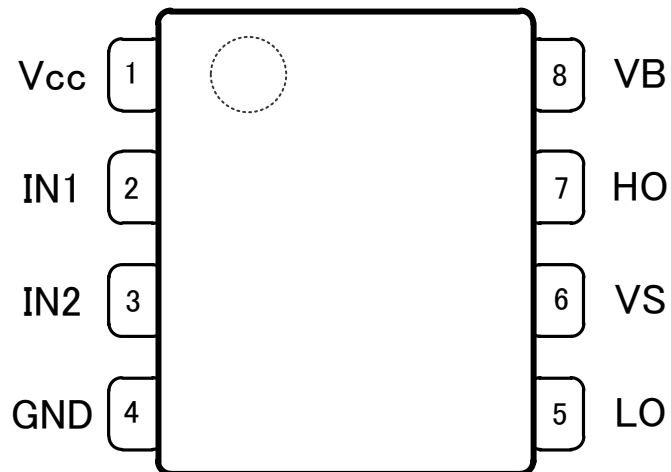


図 1 標準的なハーフブリッジ回路例

1.3 ブロック図



1.4 端子配置図



Package : SOP8J

1.5 端子機能一覧

端子番号	記号	端子名
1	Vcc	電源端子
2	IN1	入力端子1
3	IN2	入力端子2
4	GND	GND 端子
5	LO	ドライバ2出力端子
6	VS	ドライバ1基準端子
7	HO	ドライバ1出力端子
8	VB	ドライバ1電源端子

2.仕様

特に指定のない場合は、 $T_j=25^{\circ}\text{C}$ 、 $V_{cc}=V_B=16\text{V}$ 、 $V_S=\text{GND}$ です。IN1=IN2 を、IN と省略する。

電流の極性は、マイナスが吸い込み方向を、プラスが吐き出し方向を表します。

記載の電圧は、DC 電圧です (AC 電圧ではありません)。

欄内“ - ”表示の項目は、値を保証していません。

2.1 絶対最大定格

絶対最大定格を超えた場合、誤動作または素子が破壊する可能性があります。

項目	記号	規格値	単位
熱規格			
保存温度	T_{stg}	-55~150	$^{\circ}\text{C}$
接合部温度	T_j	-40~150	$^{\circ}\text{C}$
許容損失 (※1)	P_d	1.5	W
熱抵抗 (※1)	θ_{ja}	83.3	$^{\circ}\text{C}/\text{W}$
入出力定格			
V_{cc} 端子最大印加電圧	V_{cc}	-0.3~22	V
IN端子最大印加電圧	V_{IN}	-0.3~6.0	V
V_B 端子最大印加電圧	V_B	-0.3~600	V
V_S 端子最大印加電圧	V_S	$V_B-22\sim V_B+0.3$	V
V_B-V_S 最大印加電圧	V_{BS}	-0.3~22	V
HO端子最大印加電圧	V_{HO}	$V_S-0.3\sim V_B+0.3$	V
dV_S/dt 最大許容オフセット電圧	dV_S/dt	50	V/ns

※1 … ガラエボ基板：114.3×76.2mm、厚さ1.6mm、内面銅箔サイズ：74.2×74.2mm、厚さ35 μm

2.2 推奨動作条件

項目	記号	推奨値			単位
		Min	Typ	Max	
動作温度	$T_j(\text{ope})$	-20	-	120	$^{\circ}\text{C}$
V_{cc} 端子印加電圧	V_{cc}	10	-	20	V
IN端子印加電圧	V_{IN}	0	-	5.5	V
V_B 端子印加電圧	V_B	V_S+10	-	V_S+20	V
V_S 端子印加電圧	V_S	0	-	500	V
V_B-V_S 端子印加電圧	V_{BS}	10	-	20	V
HO端子印加電圧	V_{HO}	V_S	-	V_B	V

注意：上記規格範囲内においても製品寿命に関しては使用環境により異なります。

長寿命を期待される製品に使用される場合には、 $T_j=105^{\circ}\text{C}$ 以下で使用することを推奨します。

2.3 電気的特性

項目	記号	条件	規格値			単位
			Min	Typ	Max	
Vcc端子						
Vcc起動電圧	Vcc_start		8.50	9.00	9.50	V
Vcc停止電圧	Vcc_stop		7.75	8.20	8.60	V
VccUVLOヒステリシス	Vcc_UVLO_Δ	Δ = Vcc_start - Vcc_stop	0.50	0.80	1.10	V
Vcc消費電流	Icc	IN = 0V	0.3	0.6	0.9	mA
VB端子						
VB-VS起動電圧	VBS_start		7.50	8.00	8.50	V
VB-VS停止電圧	VBS_stop		6.70	7.20	7.70	V
VBSUVLOヒステリシス	VBS_UVLO_Δ	Δ = VBS_start - VBS_stop	0.50	0.80	1.10	V
VBS消費電流	IBS	IN = 0V	0.3	0.6	0.9	mA
IN1,IN2端子						
IN端子上側しきい値電圧	VIH		1.6	2.0	2.4	V
IN端子下側しきい値電圧	VIL		0.9	1.2	1.6	V
IN端子しきい値ヒステリシス電圧	VINHys	VINHys = VIH-VIL	0.4	0.8	1.2	V
IN端子抵抗値	RIN		240	400	560	kΩ
HO,LO端子						
出力ソース電流	IHO_H ILO_H	IN1=5V,HO-VS=0V IN2=5V,LO-GND=0V	0.30	0.40	0.65	A
出力シンク電流	IHO_L ILO_L	IN1=0V,HO-VS=16V IN2=0V,LO-GND=16V	-0.65	-0.40	-0.30	A
固定デッドタイム	DT		70	160	250	ns
ターンオン伝達遅延時間	ton	CL=1000pF	100	210	400	ns
ターンオフ伝達遅延時間	toff	CL=1000pF	100	195	400	ns
遅延時間差	DM	(IN1↑~HO↑)-(IN2↑~LO↑) (IN1↓~HO↓)-(IN2↓~LO↓)	-50	0	50	ns
出力立上り時間(※2)	tr	Vcc=16V、CL=1000pF	—	33	—	ns
出力立下がり時間(※2)	tf	Vcc=16V、CL=1000pF	—	30	—	ns
ドライバ部						
ハイサイド最低動作電圧(※2)	VBS_min		—	—	5.0	V
ローサイド最低動作電圧(※2)	Vcc_min		—	—	5.0	V

※2 …設計保証

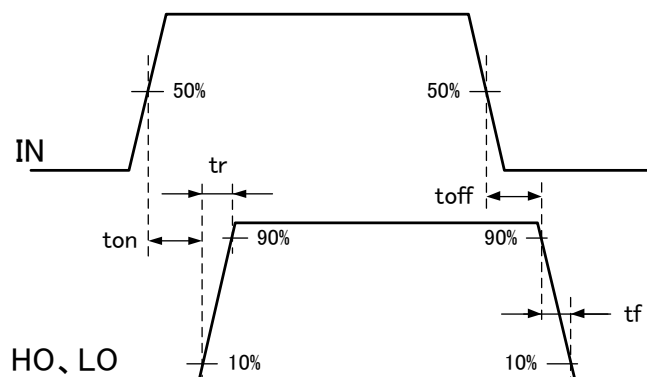


図2 伝達遅延時間および立上り立下り時間の定義

2.4 代表特性曲線 (参考データ)

記載されたデータは代表的な特性を示すもので、特性を保証するものではありません。

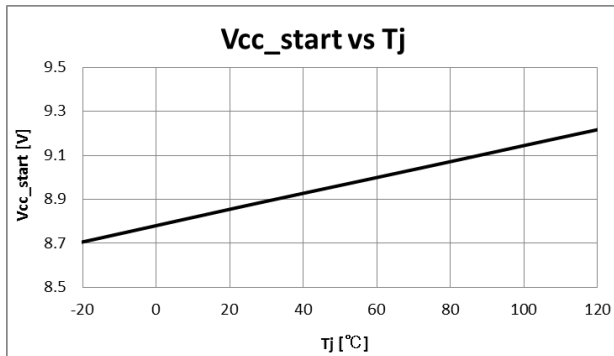


図3 Vcc 起動電圧 vs 接合部温度

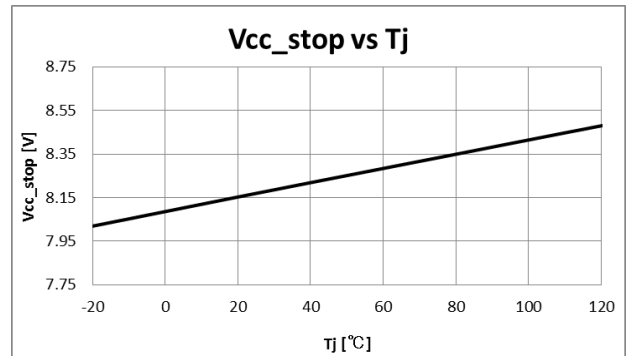


図4 Vcc 停止電圧 vs 接合部温度

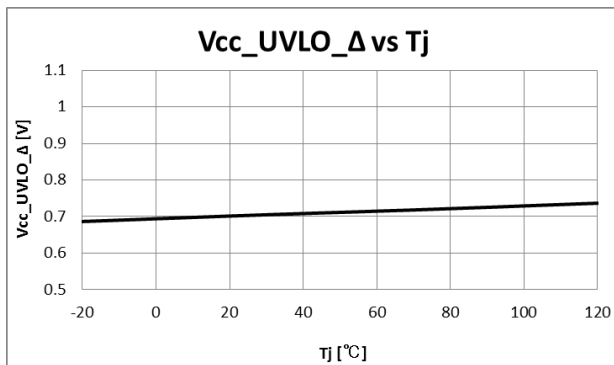


図5 VccUVLOヒステリシス vs 接合部温度

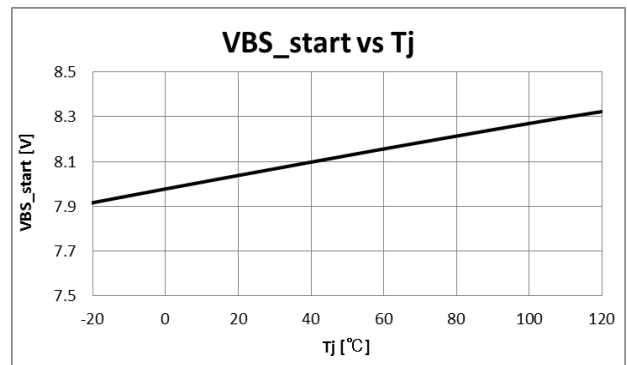


図6 VB-VS 起動電圧 vs 接合部温度

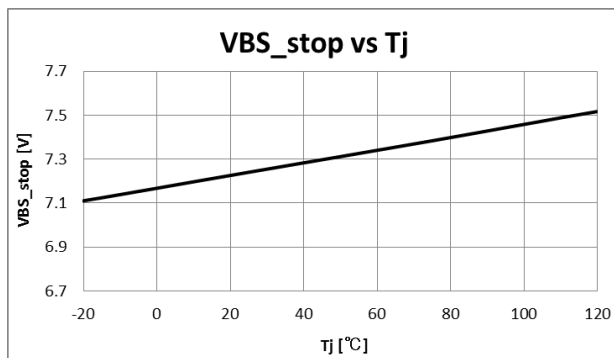


図7 VB-VS 停止電圧 vs 接合部温度

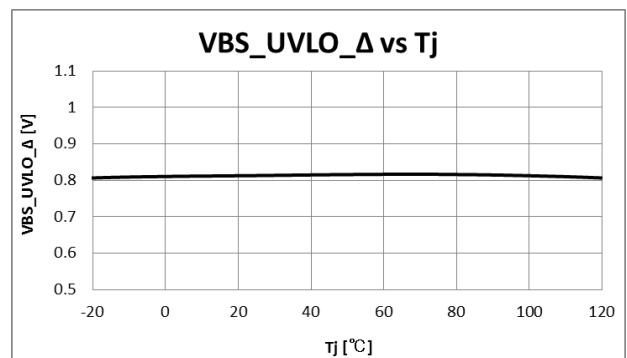


図8 VBSUVLOヒステリシス vs 接合部温度

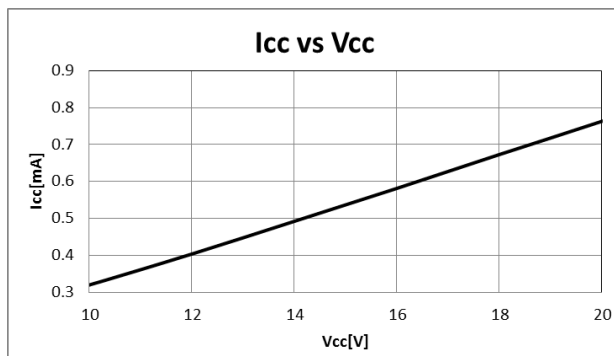


図9 Vcc 消費電流 vs Vcc 端子印加電圧

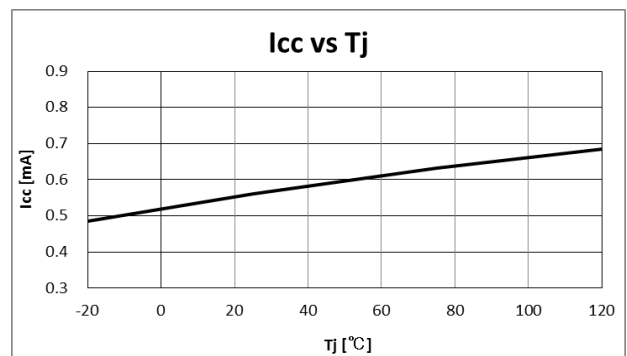


図10 Vcc 消費電流 vs 接合部温度

2.4 代表特性曲線(参考データ)のつづき

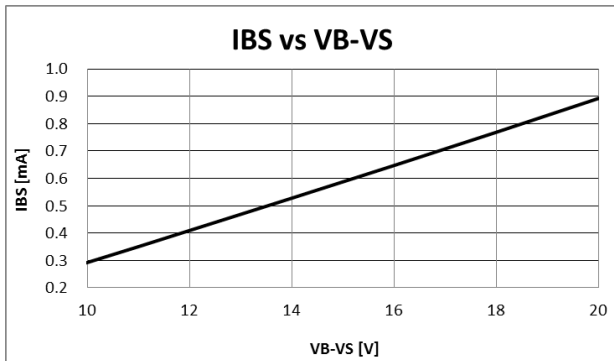


図 11 VBS 消費電流 vs VB-VS 間電圧

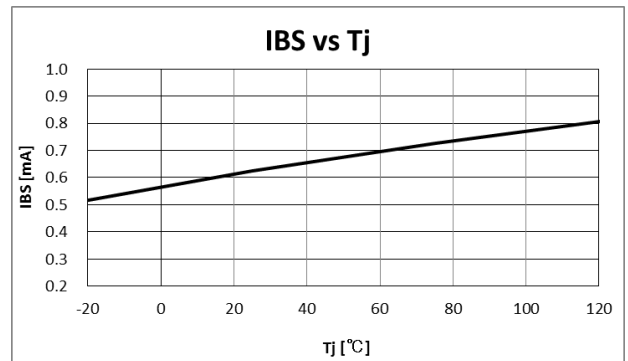


図 12 VBS 消費電流 vs 接合部温度

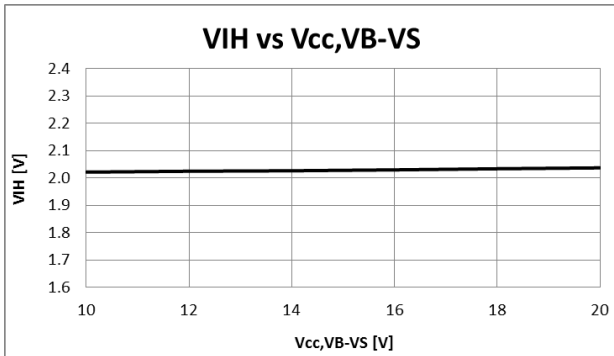


図 13 IN 端子上側しきい値電圧 vs 電源電圧

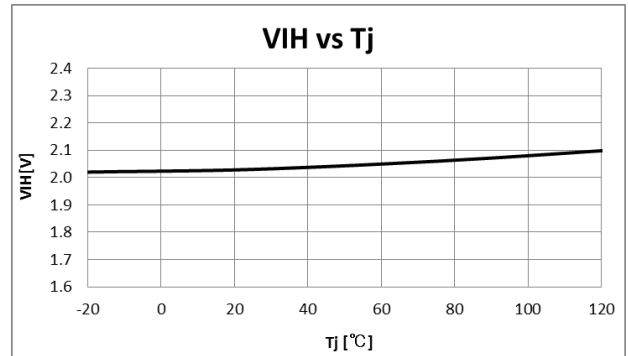


図 14 IN 端子上側しきい値電圧 vs 接合部温度

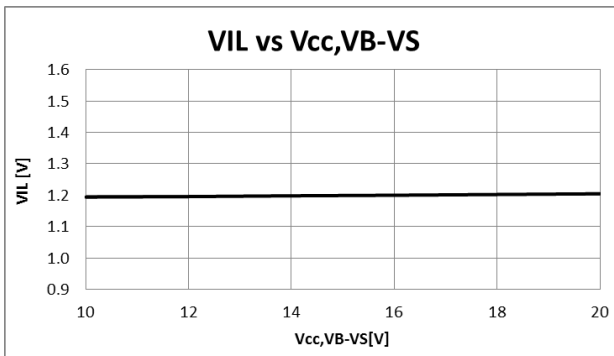


図 15 IN 端子下側しきい値電圧 vs 電源電圧

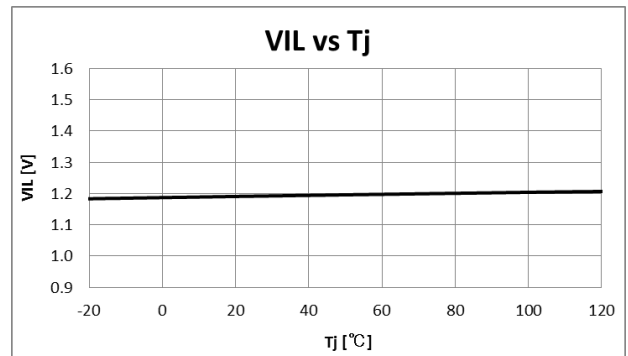


図 16 IN 端子下側しきい値電圧 vs 接合部温度

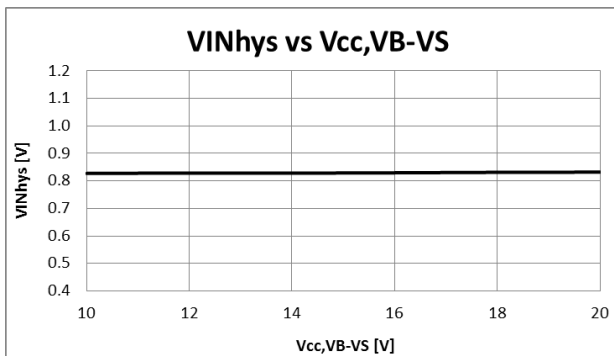


図 17 IN 端子しきい値ヒステリシス電圧 vs 電源電圧

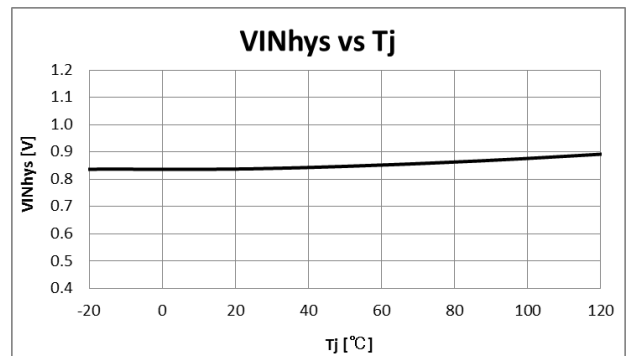


図 18 IN 端子しきい値ヒステリシス電圧 vs 接合部温度

2.4 代表特性曲線(参考データ)のつづき

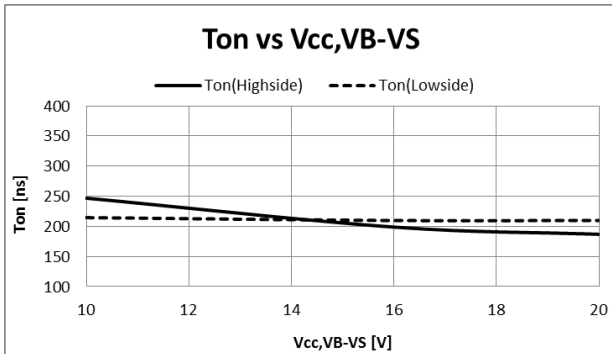


図 19 ターンオン伝達遅延時間 vs 電源電圧

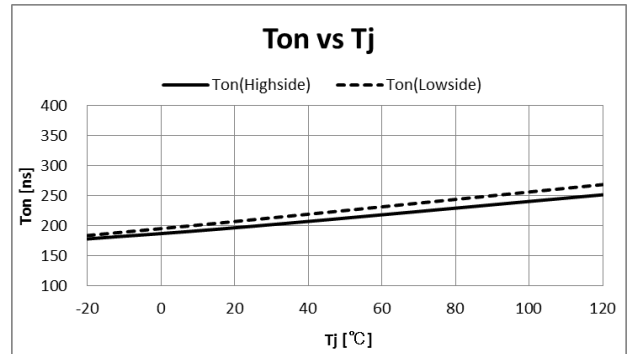


図 20 ターンオン伝達遅延時間 vs 接合部温度

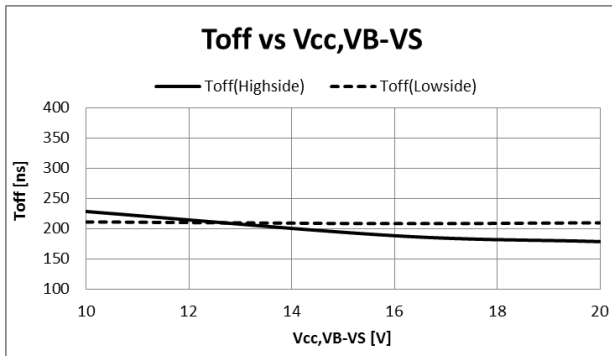


図 21 ターンオフ伝達遅延時間 vs 電源電圧

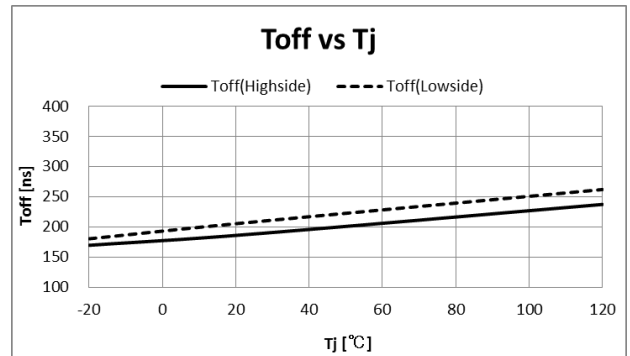


図 22 ターンオフ伝達遅延時間 vs 接合部温度

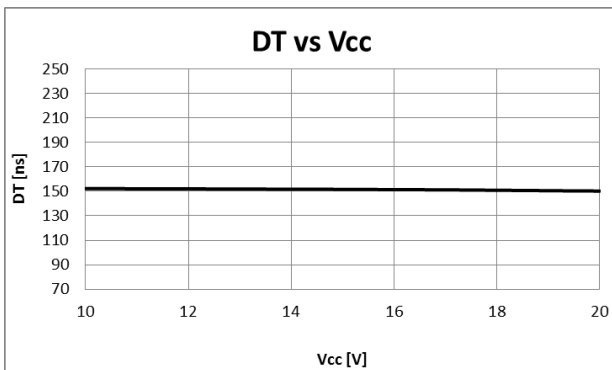


図 23 固定デッドタイム vs Vcc 端子印加電圧

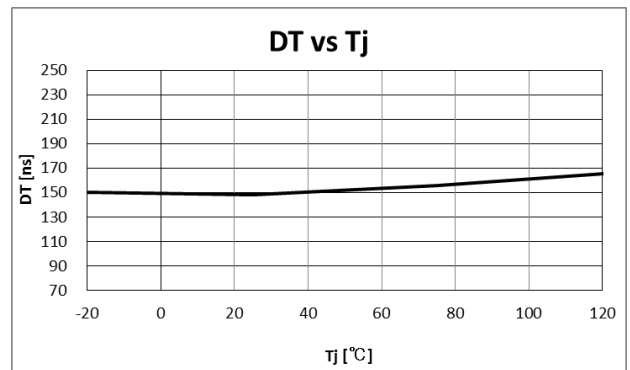


図 24 固定デッドタイム vs 接合部温度

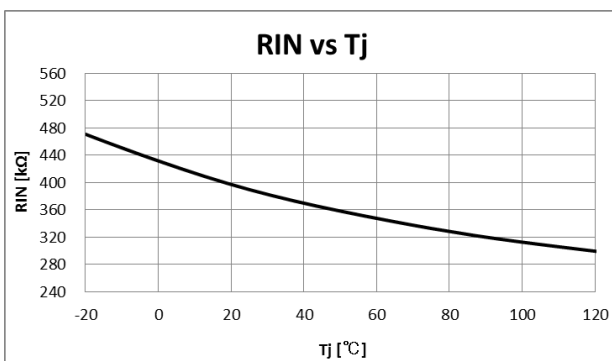


図 25 IN 端子抵抗値 vs 接合部温度

2.4 代表特性曲線(参考データ)のつづき

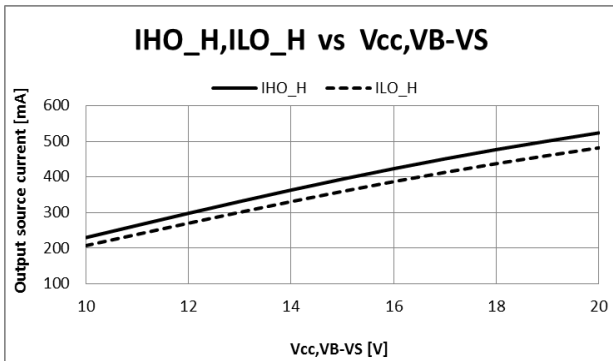


図 26 出力ソース電流 vs 電源電圧

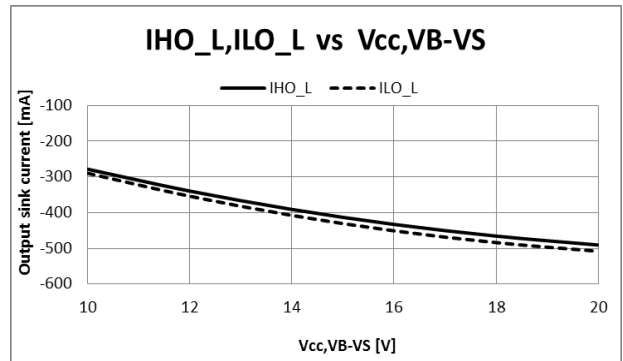


図 27 出力シンク電流 vs 電源電圧

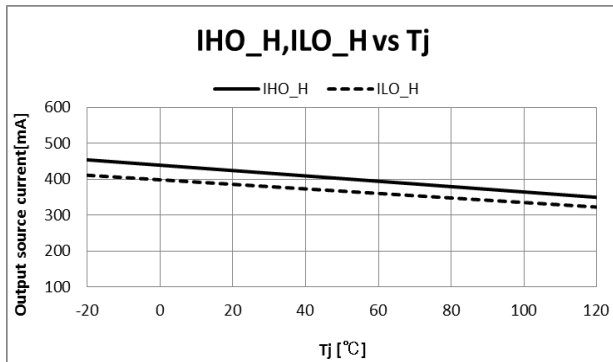


図 28 出力ソース電流 vs 接合部温度

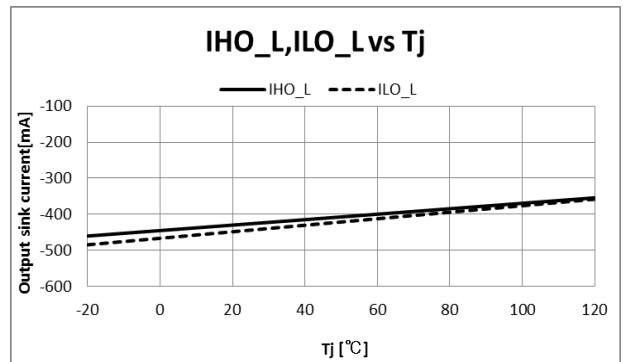


図 29 出力シンク電流 vs 接合部温度

2.5 真理値表

IN1	IN2	Vcc	VBS	HO	LO
—	—	L	L	L	L
—	—	L	H	L	L
—	L	H	L	L	L
L	L	H	H	L	L
L	H	H	L	L	H
L	H	H	H	L	H
H	L	H	H	H	L
H	H	H	L	L	L
H	H	H	H	L	L

Vcc (or VBS) = H : Vcc (or VBS) が Vcc_start (VBS_start) 以上または、
UVLO 解除後で Vcc_stop (VBS_stop) 以上の電圧

Vcc (or VBS) = L : Vcc (or VBS) が Vcc_stop (VBS_stop) 以下または、
UVLO 解除前で Vcc_start (VBS_start) 以下の電圧

ここで、

UVLO 解除後: Vcc_start (VBS_start) 以上の電圧を印加した状態

UVLO 解除前: UVLO 解除後に Vcc_stop (VBS_stop) 以下の電圧を印加した状態

とします。

3.機能の説明

3.1 UVLO (Under Voltage Lock Out) 機能

MCZ5601SC には、Vcc ピン-GND ピン間および VB ピン-VS ピン間の電源回路に UVLO 機能が内蔵されています。
(Vcc_UVLO、VBS_UVLO)

Vcc 端子電圧が、起動時に Vcc 起動電圧 V_{cc_start} よりも低いか、または起動後に Vcc 停止電圧 V_{cc_stop} よりも低い場合、Vcc_UVLO 機能は IN1 および IN2 入力信号にかかわらず、HO 出力と LO 出力の両方を LOW に保ちます。

Vcc_UVLO 機能には最低動作電圧 V_{cc_min} があり、Vcc 電圧が V_{cc_min} 以下の状態では、LO 出力は不定となります。

一方 VB-VS 電源電圧 VBS が、起動時に VB-VS 起動電圧 VBS_start よりも低いか、または起動後に VB-VS 停止電圧 VBS_stop よりも低い場合、VBS_UVLO 機能は IN1 入力信号にかかわらず、HO 出力を LOW に保ちます。なお、LO 出力は、VBS_UVLO 機能により LOW に保たれることはありません。

また、VBS_UVLO 機能にも最低動作電圧が存在します。Vcc 電圧が確立されており VBS 電圧が最低動作電圧以下の状態で IN1 に信号が入力されると、HO 出力は不定となります。

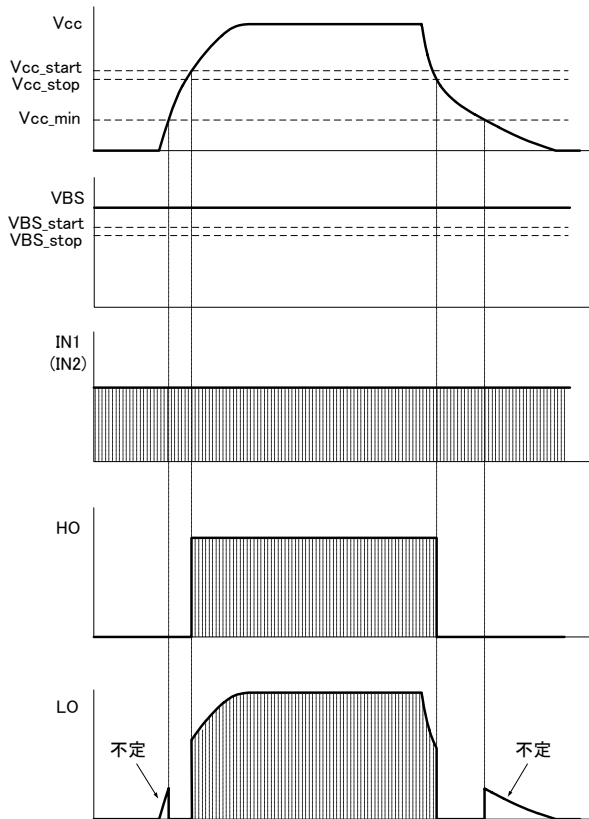


図 30 Vcc 起動・停止シーケンス

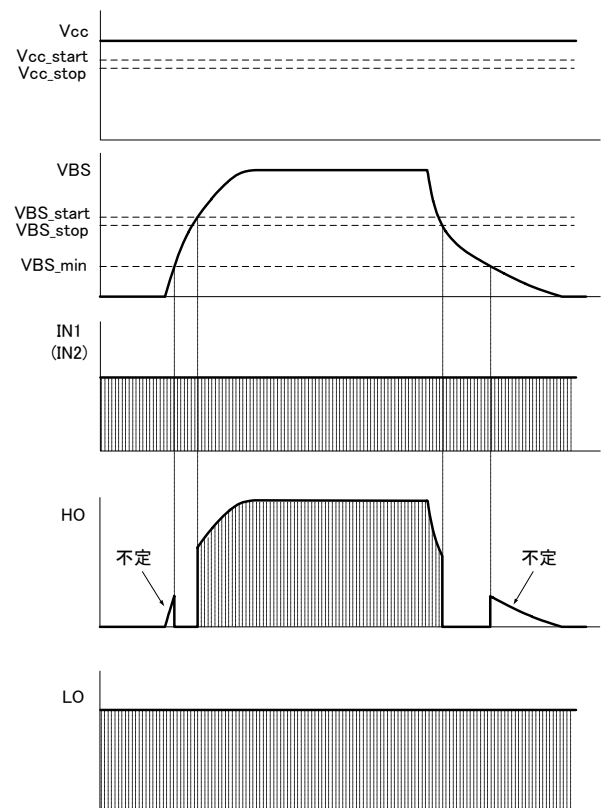


図 31 VBS 起動・停止シーケンス

3.2 同時 ON 防止機能

MCZ5601SC には、同時 ON 防止保護機能が内蔵されています。IN1 信号および IN2 信号が同時に Hi を入力した場合、HO 出力と LO 出力の両方を強制的に LOW にします。

また、同時 ON 防止保護機能が働いた状態から片側の入力信号が Lo になった場合、同時 ON 防止保護機能が解除され、固定デッドタイム DT 後にもう一方側の出力信号は Hi が出力されます。

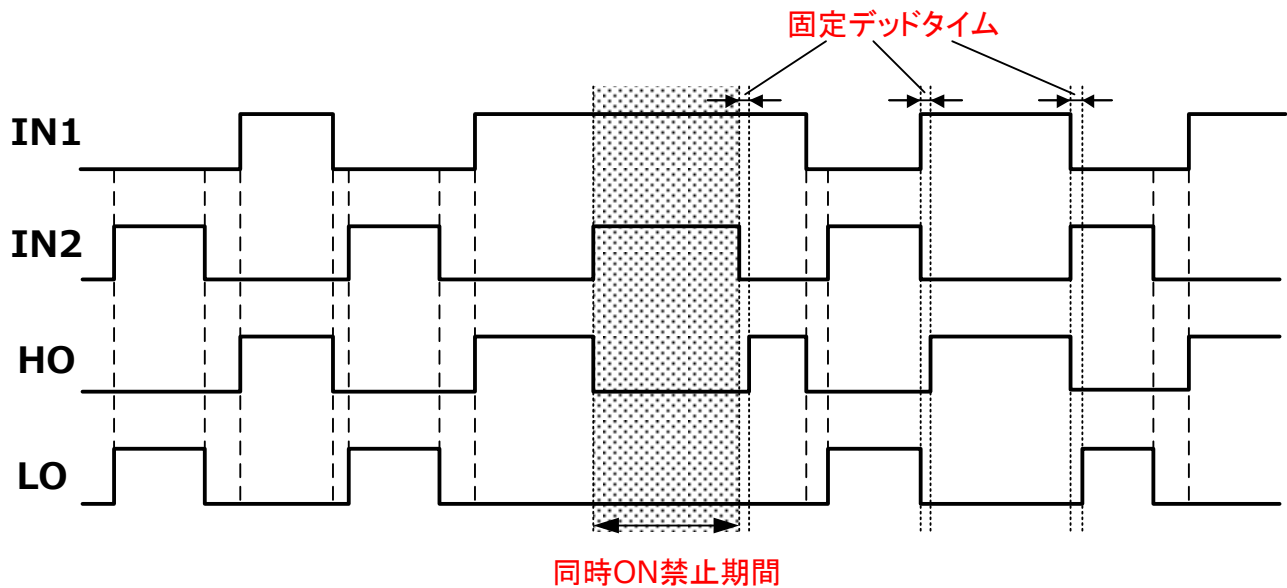


図 32 同時オン防止のタイミングチャート

4.設計上の注意点

本資料に記載された選定基準はあくまで目安になります。必ず実機での評価を充分に行って定数決定してください。

4.1 ブートストラップ回路によるハイサイド駆動

ハイサイド MOSFET を駆動するためには、ハイサイドのソース電位を基準としたハイサイド電源電圧 VBS が必要です。VBS は、ブートストラップ回路を外付けすることで容易に構成できます。

4.1.1 ブートストラップ回路の基本動作

- ①ローサイド MOSFET Q2 がオンすると、VS 電圧がグランド電位まで低下します。(緑ラインが同電位になります。)
- ②ローサイドの電源電圧 Vcc からブートストラップダイオード D1 を通してブートストラップコンデンサ C5 を充電します。
- ③Q2 がオフすると VS 電圧がフローティングになり、充電ループが遮断されます。
- ④次に、IN1 信号が入力されると、C5 に蓄えられた電荷によってハイサイド MOSFET Q1 を駆動します。

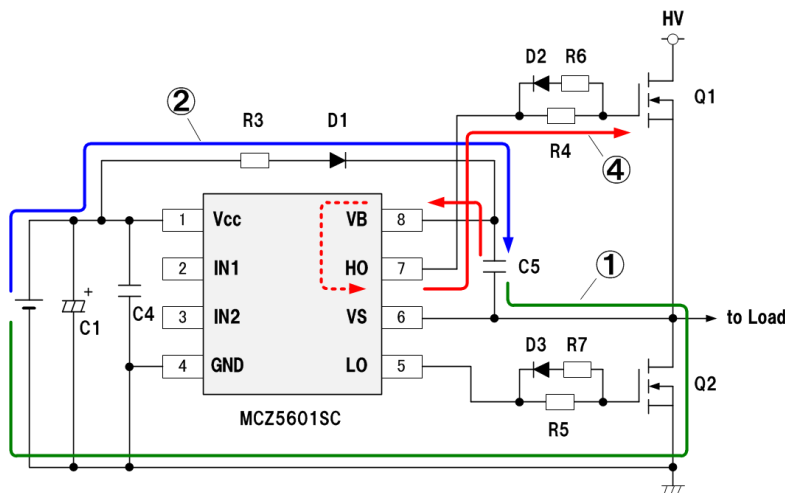


図 33 ブートストラップ回路の基本動作

4.1.2 ブートストラップコンデンサ C5

4.1.1 の④の状態では C5 の充電は行われないため、Q1 のゲートチャージ電流と MCZ5601SC の VBS 消費電流 IBS と C5 リーク電流により、ハイサイド電源電圧 VBS は次第に低下します。したがって、Q1 のオン期間中に VBS が VB-VS 停止電圧 VBS_off 以下まで低下しないように C5 のコンデンサ容量を選定してください。

なお、C5 リーク電流 I_{cbs_leak} は、電解コンデンサ以外のコンデンサでは無視することができるため、電解コンデンサ以外のコンデンサを推奨いたします。

コンデンサに最低限必要な容量は下式にて計算できますが、2 倍以上のマージンを持たせることを推奨します。

$$C5 = \frac{Q_g + I_{BS} \times T_{on1(max)} + I_{cbs_leak} \times T_{on1(max)}}{V_{cc} - V_{BS_off} - V_f - V_{LS}} \quad \cdot \cdot \text{式①}$$

ここで、 Qg: MOSFET もしくは IGBT のゲート充電電荷量
IBS: MCZ5601SC の VBS 消費電流= 0.6mA(typ.)
Ton1(max): Q1 の最大オン時間
Icbs_leak: コンデンサ C5 のリーク電流
Vcc: ローサイド電源電圧
VBS_off: VB-VS 停止電圧
Vf: ブートストラップダイオード D1 の順方向電圧
VLS: Q2 のオン時の VDS 電圧

4.1.3 ブートストラップダイオード D1

ブートストラップダイオード D1 は、Q1 がオン状態のときに Vcc 電源へ戻される電荷量を減らすために、逆回復時間trrの短い FRD や SBD を選定してください。

D1 の耐圧は、Q2 の耐圧以上の製品を選定してください。

D1 の平均電流 ID1_ave は、概算で Q1 の総ゲート電荷量 Qg1 とスイッチング周波数 f の積で求められます。

D1 は、ID1_ave を満足する電流定格の製品を選定してください。

$$ID1_ave = Qg1 \times f \quad \dots \text{式②}$$

4.1.4 突入電流防止抵抗 R3

突入電流防止抵抗 R3 は、C5 の初期充電時の突入電流による D1 の破壊を防ぐために挿入してください。突入電流が、4.1.3 で選定した D1 のピーク電流許容値 ID1(peak)を超えないように、抵抗 R3 は下式を満たす抵抗値を選定してください。

$$R3 > \frac{Vcc_max}{ID1(peak)} \quad \dots \text{式③}$$

なお、R3 を大きくしすぎると C5 への充電電流が不足し、VBS が低下する可能性があります。VBS の低下を防ぐには、Q1 のオン時間 Ton1 に放電した電荷を、Q2 のオン時間 Ton2 内で補う必要があります。

R3 を調整する際には、Ton2 の最小時でも VBS が VBS_off を下回らないことを、実機にて確認してください。

4.1.5 IGBT を駆動する際の注意点

スイッチング素子に IGBT を適用する場合は、コレクタ・エミッタ間飽和電圧 Vce(sat)がゲート電圧に大きく依存します。ゲート電圧が低いと飽和電圧が高くなり定常損失が増加します。一般に、IGBT の推奨ゲート電圧は、15V 以上です。使用する IGBT の推奨ゲート電圧を確保するように、Vcc 電圧およびブートストラップ回路部品を設計してください。

4.2 Vcc コンデンサ

Vcc 電圧は、ローサイド電源電圧およびブートストラップコンデンサの供給電源になります。Vcc 電圧のリプルが大きいと、誤動作を引き起こす可能性があります。

Vcc コンデンサ C1 は、Vcc 電圧を安定させるため、ブートストラップコンデンサ C5 の 10 倍以上の容量値にしてください。

4.3 入力信号のデッドタイム

ハーフブリッジ回路やインバータ回路などでは Q1・Q2 の短絡防止のため、オン・オフの切り換えタイミングにターンオフ時間 t_{off} よりも長いデッドタイムを設定する必要があります。デッドタイムが短い場合には、Q1・Q2 の短絡が発生して短絡電流による発熱で素子破壊に至る可能性があります。

ゲート抵抗を大きくするとターンオフ時間も長くなるため、デッドタイムも長くする必要があります。さらに、他のドライブ条件や温度特性等も考慮する必要があります。実機にて十分な確認の上、デッドタイムの設定をしてください。

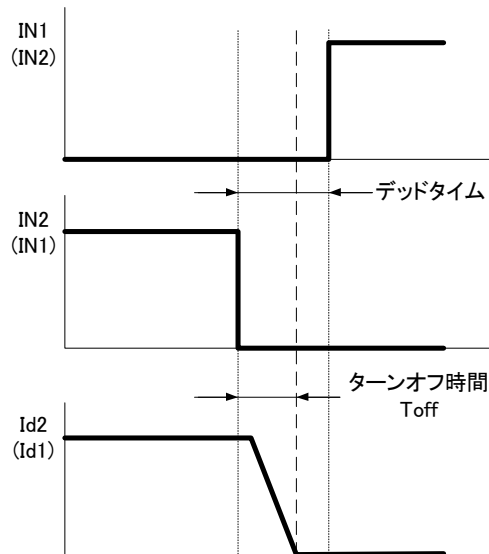


図 34 デッドタイムとターンオフ時間の関係

4.4 ゲート抵抗

ゲート抵抗は、MOSFET のターンオン・ターンオフなどのスイッチング特性に影響します。一般的にゲートオン時のゲート抵抗 R_{g_source} およびゲートオフ時のゲート抵抗 R_{g_sink} が大きいほど、ターンオン時間・ターンオフ時間が長くなりスイッチング損失は大きくなります。また、スイッチング時のサージ電圧は R_{g_sink} が小さいほど大きくなる傾向にあります。

ゲート抵抗を調整する際に気を付けることは、Q1・Q2 の短絡が起きないこととセルフターンオンが起きないことです。それぞれの詳しい説明は、4.3 入力信号のデッドタイムおよび 4.5 セルフターンオン を参照してください。

Q1・Q2 の短絡を対策するには、 R_{g_sink} を小さくする必要があります。また、セルフターンオンをゲート抵抗で対策するには、 R_{g_source} を大きくし、 R_{g_sink} を小さくする必要があります。

その他、ノイズや MOSFET の発熱なども考慮して、 R_{g1} および R_{g2} を実機にて調整してください。

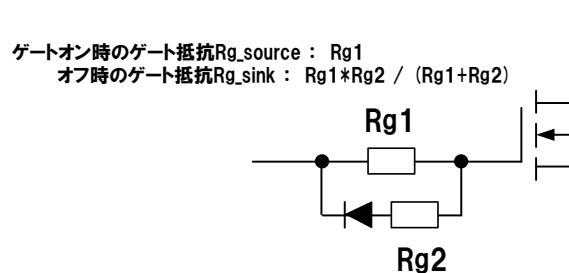


図 35 ゲート回路構成例

4.5 セルフターンオン

ボディダイオードが逆回復する際に発生する dV/dt によって、MOSFET のゲートが誤オン(セルフターンオン)する場合があります。以下に Q2 がセルフターンオンする場合の流れを記載します。

Q1・Q2 がともにオフ状態から Q1 がオン状態になると、Q2 のボディダイオード BD2 が逆回復します。

同時に、Q1 のスイッチング時間に応じた dV/dt が VS 端子に発生することになります。

MOSFET には帰還容量 C_{rss} があるため、Q2 の C_{rss} を介して電流 $I_{rss} = C_{rss} \times dV/dt$ が流れます。

この電流 I_{rss} がゲート抵抗 R_{g_sink} によってゲート電位を上昇させ、結果としてゲートソース間の電圧 V_{gs} が Q2 のゲートしきい値電圧 V_{th} を超えると Q2 が誤オンすることになります。

これにより、Q1 と Q2 は短絡状態になります。

このセルフターンオンを対策する方法としては、

- ① ゲートソース間に容量成分 C_{gs} を追加する
- ② ゲート抵抗 R_{g_source} を大きくし、ゲート抵抗 R_{g_sink} を小さくする
- ③ ドレインソース間に CR スナバを追加する

が挙げられます。

これらの対策は、スイッチング速度やスイッチング損失への影響があります。必ず実機にて十分確認してください。

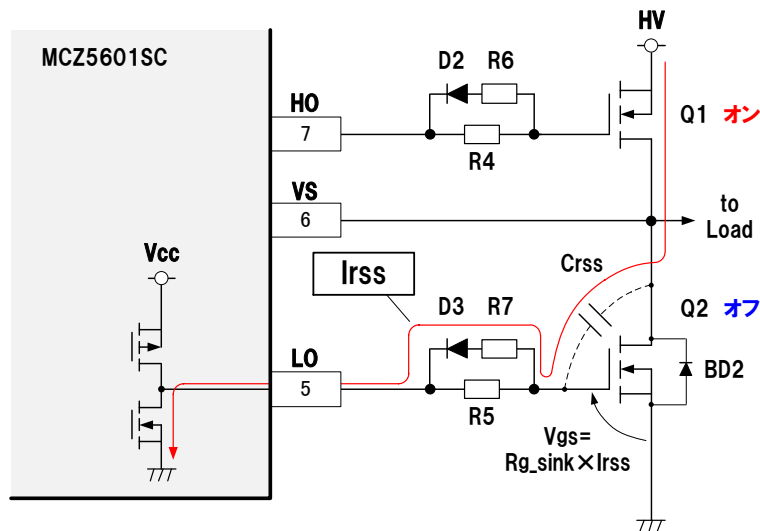


図 36 セルフターンオンの動作 (I_{rss} の電流経路)

4.6 VS 端子の負電圧

ローサイド MOSFET Q2 がオフでハイサイド MOSFET Q1 がオンの状態から、Q1 がターンオフすると Q1 に流れていた電流は Q2 のボディダイオードと負荷との間で還流します。このとき、配線インダクタンスと電流変化率 di/dt によって、VS 端子電圧は GND 電位に対して低くなります。VS 端子最大印加電圧を超える場合は、IC が誤動作もしくは破壊する可能性があります。

VS 負電圧を小さくするには、

- ① 還流電流が流れる配線を太く短くし、配線インダクタンスをできる限り小さくする。
特に、Q1 のソースと Q2 のドレインの配線は太く短くする。
- ② ゲート抵抗 R_{g_sink} を大きくし、 di/dt を小さくする。

が有効です。

図 37 は、負電圧パルス幅に対する負電圧耐量を測定した例です。ここでの負電圧耐量とは、入力信号に対して出力信号が誤出力しない値を表します。

なお、図 37 は代表的な特性を示すもので、値を保証するものではありません。

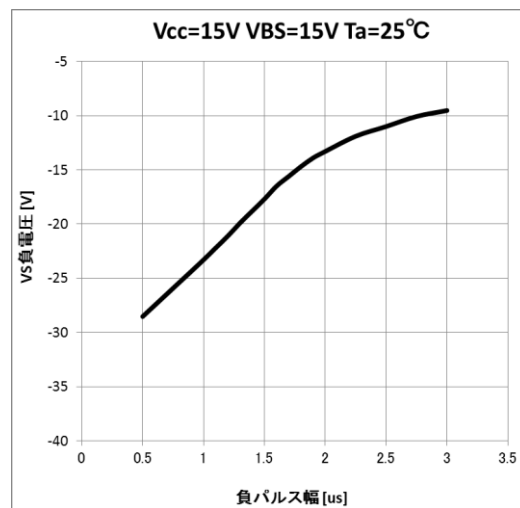


図 37 VS 端子の負電圧耐量（代表データ）

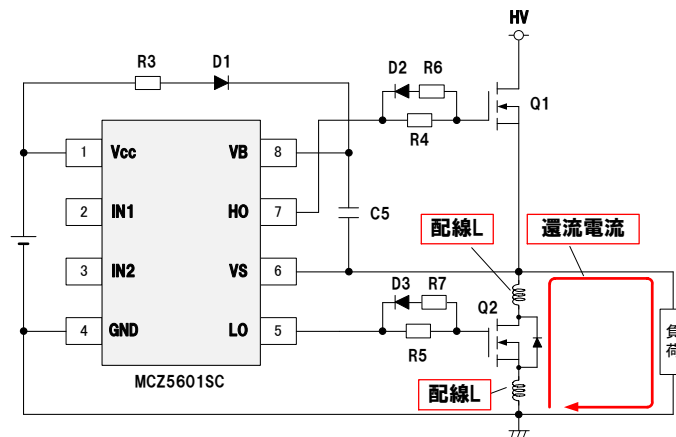


図 38 配線インダクタンスと還流電流

5.パターン設計上の注意点

パターン設計上の注意点を示します。実際のレイアウトは、製品が販売される国や地域で定められた安全規格に適合するように設計し、必ず実機での評価を充分に行ってください。

パターン設計する際には、一般的に下記 5 点について考慮してください。

1. 大電流が流れるパワーラインは極力太く短く配線してください。GND ラインはパワーGND と IC の GND に分けて、IC の GND は電流変化の少ない安定した電位に接続してください。
2. HO および LO と MOSFET のゲート間のドライブ配線を極力短くし、可能な限り IC を MOSFET の近くに配置してください。
3. ドライブ配線と MOSFET の主回路配線はできる限り遠ざけ、お互いに干渉しないようにレイアウトしてください。
4. Vcc コンデンサ C1 と VBS コンデンサ C5 は、MCZ5601SC の端子にできるだけ近づけて配置してください。
5. 入力信号に外部ノイズが侵入する場合は、IN1 および IN2 端子の直近に $0\Omega \sim$ 数十 Ω と 220pF 程度の CR フィルタを配置することを推奨します。

