MF2007SW アプリケーションノート Rev.1.1

製品及び製品仕様は、お断りなく変更する場合があります。
予めご了承下さい。

使用上の注意点

このたびは、弊社製品をご使用いただき誠にありがとうございます。

当 IC をご使用の際は、お客様の安全を確保するため下記の警告ならびに注意を必ず守ってご使用下さい。

警告



誤った取り扱いをした時に死亡や重大な人身事故および大きな物的損害に結びつく危険性がある。

注意



誤った取り扱いをしたときに軽傷に結びつく恐れ、または軽微な物損事故に結びつく恐れがある。

警告



当 IC は、一般電子機器(事務機器・通信機器・計測機器・家電製品等)に使用されることを意図しております。誤動作や事故が 直接人体や生命を脅かす恐れのある医療器、航空宇宙機、列車、輸送機器(車載、船舶等)、原子力等の制御機器などの一般電 子機器以外にご使用になる場合は弊社までご相談下さい。



修理や改造は、重大な事故につながりますので、絶対にやめて下さい。

《感電、破壊、火災、誤動作等の危険があります。》



異常時は出力端子に過大電圧が発生したり、電圧低下となる場合があります。異常時の、負荷の誤動作や破壊等を想定した保護対策(過電圧保護、過電流保護等の保護対策)を最終機器に組み込んで下さい。

4

注

意



入力端子、出力端子の極性を確認し誤接続の無いことを確認してから通電して下さい。

《保護素子が切れたり、発煙・発火の原因になります。》



決められた入力電圧を必ず守っていただくとともに、入力ラインに必ず保護素子を挿入して下さい。

《異常時には発煙・発火の危険があります。》



使用中に故障または、異常が発生した時は、すぐに入力を遮断して電源を停止させて下さい。また、直ちに弊社にご相談下さい。

- ●本資料に記載されている内容は、製品改良などのためお断りなしに変更することがありますのでご了承下さい。
- ●御使用頂く際には、仕様書の取り交わしをして頂けます様お願いします。
- ●ここに記載されたすべての資料は正確かつ信頼し得るものでありますが、これらの資料の使用によって起因する損害または特許権その他権利の侵害に 関しては、当社は一切その責任を負いません。
- ●本資料によって第三者または当社の特許権その他権利の実施に対する保証または実施権の許諾を行うものではありません。
- ◆本資料の一部または全部を当社に無断で転載または複製することを堅くお断りいたします。

↑ 本資料に記載されている当社半導体製品は、特別に高い品質・信頼性が要求され、その故障や誤動作が直接人命を脅かしたり、人体に危害を及ぼす恐れのある機器あるいはシステムに用いられることを目的として設計、製造されたものではありません。下記の特別用途、特定用途の機器、装置にご使用の場合には必ず当社へご連絡の上、確認を得て下さい。

特別用途

輸送機器(車載、船舶等)、基幹用通信機器、交通信号機器、防災/防犯機器、各種安全機器、医療機器等特定用途

原子力制御システム、航空機器、航空宇宙機器、海底中継器、生命維持のための装置 等

目次

	要	
1.1	特長	
1.2	基本接続例	٠5
1.3	ブロック図	٠6
1.4	端子配置・端子機能名称	٠6
	外形・寸法(パッケージ TSSOP10) ····································	
1.6	ランドパターン例	٠7
2. 仕	镁 ······	. 8
	 - 絶対最大定格 ····································	
	推奨動作条件 · · · · · · · · · · · · · · · · · · ·	
	電気的特性	
2.5	-FVINT	10
2 夕;	端子機能、電気的特性について	11
	MIN 端子····································	
	VIN 编子····································	
	GATE 端子······	
	SOURCE 端子······	
	OUT 端子	
	IDET 端子······	
	REV 端子······	
3.8	GND 端子······	16
		. –
	各動作と機能····································	
	基本動作	
	通常起動·通常停止 ······	
	外部 Nch MOSFET の ON/OFF 駆動・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・	
	GATE 急速放電機能 ·······	
	逆電流防止機能	
	VDS 監視機能	
	40V までの入力逆接続対策 ······	
4.8	IC 消費電流 ······	22
	辺部品定数の選定方法	
	Nch MOSFET	
	VIN 端子コンデンサ・OUT 端子コンデンサ · · · · · · · · · · · · · · · · · · ·	
	EN 端子コンデンサ・REV 端子コンデンサ・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・	
	IDET 回路······	
	外部保護部品	
	5.1 入力サージ保護・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・	
	5.2 出力負電圧対策	
5.	5.3 ゲート保護	26
	用回路例	
	並列接続の理想ダイオード・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・	
6.2	双方向導通の半導体リレー・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・	28
	ターンレイアウト	
7.1	パターンレイアウト例・・・・・・・・・・・・・・・・・・・・・・・・29	-30

1. 概要

「MF2007SW」は、**外部 Nch MOSFET を駆動する IC** です。ここでは、代表的な2つの使用例を列挙します。

■理想ダイオード(常時 ON)タイプ

ECU はバッテリや DC/DC コンバータの出力を入力源としており、入力部の逆接続保護・逆電流防止用素子には従来からダイオードが使われてきました。しかし、電子機器の多機能化に伴う大電流化によりダイオードの電圧降下 (V_F) や発熱の増加が懸念されています。このような**従来のダイオードに置き換えて、「Nch MOSFET1 つ+MF2007SW」構成することで低 V_F、低発熱を実現する理想ダイオードして使うことができます。**

■半導体リレー(双方向導通の ON/OFF スイッチ)タイプ

双方向 ON/OFF スイッチとしては、従来はメカニカルリレーが使われてきました。この双方向スイッチ部に於いても、 小型で軽量であることが求められています。そこで、メカニカルリレーよりも、小型で軽量にすることができる「Nch MOSFET2 つ+MF2007SW」構成することで、確実な ON/OFF や早い応答性を実現した半導体リレーして使うことが できます。

1.1 特長

- REV 端子の HIGH/LOW 制御で、 逆電流防止機能の有効/無効を切替え可能
- 入力最大定格 70V
- スタンバイ電流 5uA (※EN 端子の LOW によるシャットダウン機能使用時の IC 流入電流)
- GATE 電圧(チャージポンプ電圧) 12.5V
- GATE 充電電流 75uA
- 逆電流検出による急速充電時の GATE 放電電流 0.7A(TYP)
- EN=LOW による急速充電時の GATE 放電電流 0.12A(TYP)
- チャージポンプ用コンデンサを内蔵し、外付けコンデンサが不要
- 外部 Nch MOSFET の Drain-Source 間電位差を監視する機能(VDS 監視機能)を有し、 監視した電位差に合わせて信号をアナログ出力する IDET 端子を活用することで異常時停止が可能
- 40V までの入力逆接続保護対策あり
- 小型 SMD パッケージ(TSSOP10:3mm×4.9mm)を採用し、機器の小型化に貢献
- AEC-Q100 準拠

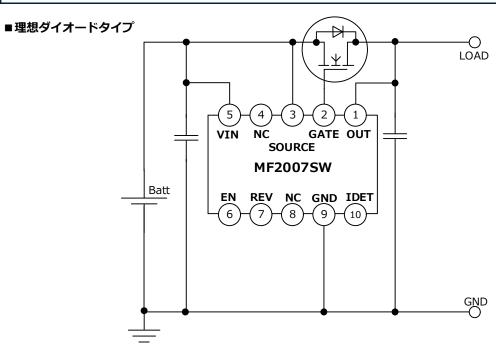
■理想ダイオードタイプ

- ショットキーバリアダイオードと比べて、V_F(電圧降下)・損失・発熱の大幅な低減
- 逆電流コンパレータで逆電流を検出すると、GATE 急速放電機能(0.7A)が働いて外部 Nch MOSFET を OFF

■半導体リレータイプ

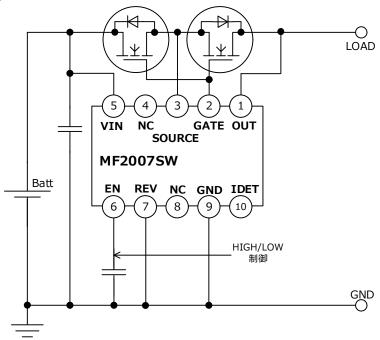
- メカニカルリレーと比べて小型・軽量、早い応答性と、チャタリングの少ない ON/OFF が可能
- 異常動作検出時、EN 端子を LOW とすることで、GATE 急速放電機能(0.12A)が働き、素早く動作を停止

1.2 基本接続例



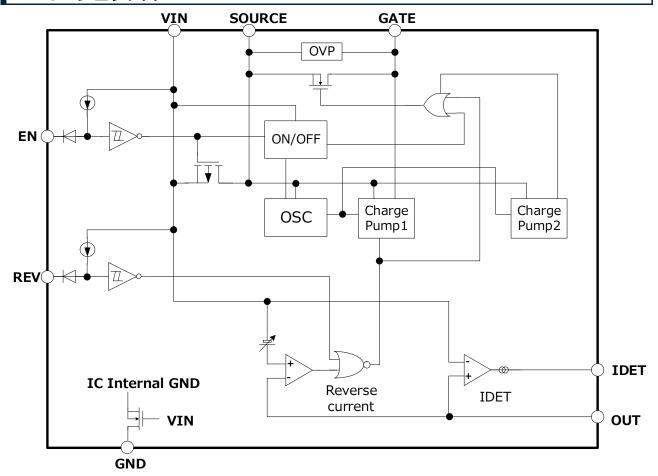
理想ダイオードタイプは、通常動作(保護が働かない)時は外部 Nch MOSFET は常時 ON しています。そのため理想ダイオードタイプは、EN 端子/REV 端子をオープンでも使用可能です。

■半導体リレータイプ

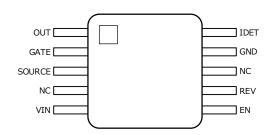


半導体リレータイプは、2つの外部 Nch MOSFET が Source 共通のバックトゥバック接続してください。EN 端子への HIGH/LOW 制御により、外部 Nch MOSFET を ON/OFF 駆動させます。また REV 端子を GND 短絡にしてください。

1.3 ブロック図



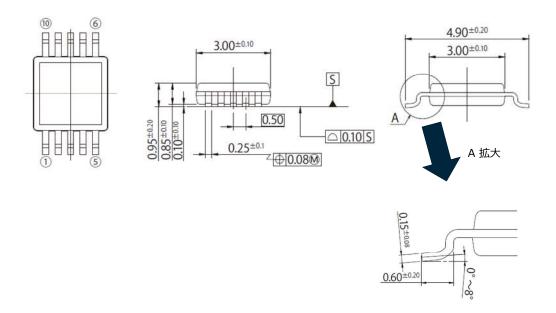
1. 4 端子配置・端子機能



Package (House Name) : TSSOP10

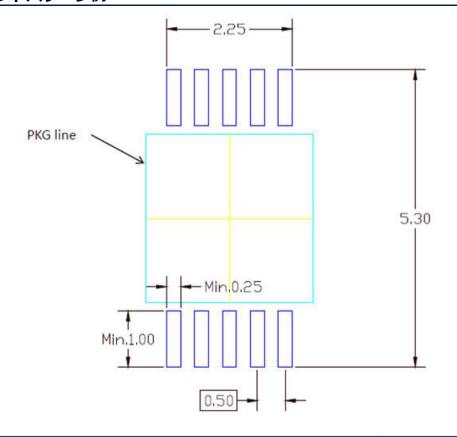
端子番号	記号	機能
1	OUT	出力端子
2	GATE	外部 MOSFET ゲート接続端子
3	SOURCE	外部 MOSFET ソース接続端子
4	NC	Non connection
5	VIN	電源供給端子
6	EN	スタンバイ信号入力端子
7	REV	逆電流保護切替端子
8	NC	Non connection
9	GND	GND 端子
10	IDET	外部 MOSFET 電位差出力端子

1. 5 外形・寸法(パッケージ TSSOP10)



①~⑩:端子番号、単位:mm

1.6 ランドパターン例



単位: mm

2. 仕様

2. 1 絶対最大定格

特に指定なき場合は Tj=25℃

項目	記号		規格値		単位
入出力定格					
VIN / SOURCE - GND	VIN / SOURCE	-40	40 ~ 70		V
EN / REV - GND	EN / REV	-0.3	~	70	V
VIN - OUT	VIN_OUT	-70	~	70	V
VIN - SOURCE	VIN_SOURCE	-0.3	~	70	V
OUT - GND	OUT / GATE	-2	~	70	V
GATE - SOURCE GATE_SOURCE		-0.3	~	15	V
IDET - GND (%1)	IDET	-0.3	~	5.5	V
熱定格					
許容損失Pd			1.08		W
接合部温度	Tj	-40	~	150	${\mathbb C}$
保存温度	Tstg	-55	~	150	${\mathbb C}$
熱定格(熱抵抗)					
熱抵抗(※2)	Rth(j-a)	115			℃/W
米灯型ル (Rth(j-c)		30		℃/W

^{※1 ···} VIN に負電圧印加時を除く

※2 ··· ガラエポ基板: 114.3×76.2mm、厚さ1.6mm、内面銅箔サイズ: 74.2×74.2mm、厚さ35umでの値。

本 IC を御使用の際は絶対最大定格を越えないようにしてください。絶対最大定格を超えた場合、IC が破壊する可能性があります。破壊した場合、その破壊モード(オープンモード、ショートモード)は特定できませんので、ヒューズなど物理的な安全対策を施すようお願いします。

2.2 推奨動作条件

項目	記号		推奨値		単位
VIN / SOURCE - GND (%3)	VIN / SOURCE	4.5	~	65	V
OUT - GND (%3)	OUT	-0.3	~	65	V
接合部温度	Tj	-40	~	125	°C

※3 ··· VIN に負電圧印加時を除く

注意:推奨動作条件の範囲を超えて使用すると、信頼性に影響を及ぼす場合があります。

定常的に105℃を超えてご使用される場合は、必ず事前に当社担当営業部門までご相談ください。

2.3 電気的特性

特に指定なき場合は VIN=12V、Tj=25℃

- TO	= 7□	条件		規格値		単位
項目	記号		MIN	TYP	MAX	甲似
VIN 端子						
チャージポンプ 供給開始電圧	Vcp_stt		-	3.0	4.5	٧
チャージポンプ 供給停止電圧	Vcp_stp		_	2.5	4	V
シャットダウン時 動作電流	Iq	EN=0V	1	5	10	uA
通常時消費電流	Iop		100	200	280	uA
EN 端子						
昇圧回路 動作開始閾値	Venst		0.9	1.5	2.1	V
昇圧回路 動作停止閾値	Vensp		0.6	1.0	1.4	٧
EN 端子放電電流	IEN	EN=0V	0.1	0.4	1.0	uA
GATE 端子						
昇圧電圧	Vgate		10	12.5	15	V
ソース電流 1	Igso1	Δvgate=0V	45	75	105	uA
ソース電流 2	Igso2	Δvgate=5V	30	50	70	uA
逆電流保護時 シンク電流	Igsi1	ΔVSD=0.5V⇒ -0.1V	0.4	0.7	1.0	Α
逆電流保護時 OFF 時間	Trevoff	VIN=12V, VIN-OUT=0.5V \Rightarrow -1V, \triangle vgate<2V, Cgate=0pF	-	200	300	ns
EN 停止時 シンク電流	Igsi2	EN=5 ⇒ 0V	0.06	0.12	0.18	А
EN 停止時 OFF 時間	Tenoff	VIN=12V, EN=3V⇒0V, Δvgate<2V, Cgate=0pF	_	50	100	ns
EN 起動時 ON 時間	Tenon	VIN=12V, OUT=0V, EN=0V⇒3V, Δvgate>0.5V, Cgate=0pF	_	12	25	us

特に指定なき場合は VIN=12V、Tj=25℃

AN_MF2007SW_11_jp

項目	記号	条件	規格値			単位
坝 日			MIN	TYP	MAX	+w
SOURCE 端子						
シャットダウン電流	Isq	VIN=SOURCE=12V, EN=0V	_	0	1	uA
OUT 端子						
シャットダウン電流	Ioq	VIN=OUT=12V, EN=0V	_	0	1	uA
逆接続時電流	Ir	VIN= -12V, OUT=12V	_	0	1	uA
逆電流保護閾値	Vrev	VIN-OUT	-25	-13	-2	mV
IDET 端子						
順電圧時シンク電流 1	Idot Cil	VIN=12V, OUT=11.5V,	80	110	140	uA
順电圧時ンプグ电流	Idet_Si1	IDET=4V	80			uA
順電圧時シンク電流 2	Idet_Si2	VIN=12V, OUT=11.9V,	5	25	45	uA
順电圧吋フング电流と		IDET=4V				uA
逆電圧時ソース電流 1	Idet_So1	VIN=12V, OUT=12.1V,	5	25	45	uA
		IDET=0V	J	23	7	uA
 逆電圧時ソース電流 2	Idet_So2	VIN=12V, OUT=12.5V,	70	100	130	uA
<u> </u>		IDET=0V	70	100	130	uA
電流増幅率	gm	VIN-OUT= -0.1V~0.1V	180	220	260	uA/V
REV 端子	REV 端子					
逆電流保護動作	Vroyet		0.0	1 5	2.1	V
開始電圧	Vrevst		0.9	1.5	2.1	V
逆電流保護動作	Vreven		0.6	1.0	1.4	V
停止電圧	Vrevsp		0.0	1.0	1.4	V
REV 端子放電電流	Irev	EN=0V	0.1	0.4	1.0	uA

3. 各端子機能、電気的特性について

3. 1 VIN 端子

VIN 端子は IC(MF2007SW)の電源供給用端子となります。バッテリ(電源供給源)の+ライン側と接続してください。理想ダイオードタイプでは SOURCE 端子と共通にし、半導体リレータイプでは SOURCE 端子とは異なる結線となります。

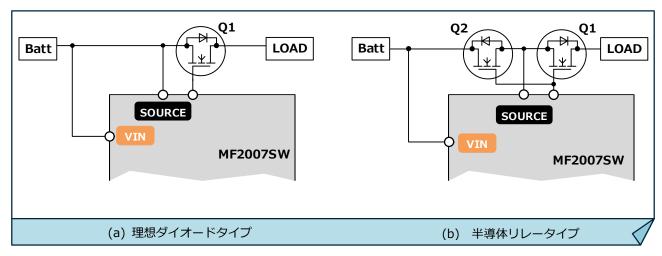


図1 VIN 端子の結線例

VIN 端子に関する電気的特性項目の解説						
チャージポンプ供給開始電圧	Vcp_stt	IC 内チャージポンプが働き始める電源電圧です。				
チャージポンプ供給停止電圧	Vcp_stp	IC内チャージポンプが停止する電源電圧です。				
通常時消費電流	Іор	通常時、本 IC の供給源である VIN 端子から、IC 内へ流入する消費電				
世市时/月貝电/ 		流となります。				
	Iq	シャットダウン時に VIN 端子から IC 内へ流入する電流です。シャッ				
シャットダウン時動作電流		トダウンは EN 端子電圧を LOW にすることで切り替わります(3.2 項				
		参照)。				

3. 2 EN 端子

EN 端子はスタンバイ信号用端子となります。EN=HIGH で内蔵チャージポンプの動作開始となり、EN=LOW でシャットダウン動作となります。VIN 端子での消費電流は通常動作時は Iop(TYP)=200uA であるのに対し、シャットダウン時に Iq(TYP)=5uA とすることで、外部 Nch MOSFET が OFF 時の IC 消費電流を低減させます。

半導体リレータイプでは、EN=HIGH とすることで GATE 端子電圧が出力されて外部 Nch MOSFET が ON する動作となりますので、リレー駆動用端子として使用ください。また、IC 内で VIN 端子から定電流供給源を介し電圧が印加され EN=HIGH となるため、EN による停止が必要ない場合は外部による電圧の印加は不要です。

EN 端子に関する電気的特性項目の解説						
昇圧回路動作開始閾値	Venst	EN=HIGH と判定するしきい値です。EN=HIGH とするためには、				
升江凹陷到作用如闽州	venst	V_EN≧Venst となるように設定します。				
	Vensp	EN=LOW と判定するしきい値です。EN=LOW とするためには、V_EN				
升工凹陷到作了止阈他		≦Vensp となるように設定します。				
	IEN	EN 端子より流出する電流です。IC 内の VIN→EN の定電流源電流値				
EN 端子放電電流		となります。VIN 端子での消費電流を抑えるため、IEN は微小な電流				
LIN端」灰电电流		となっております。周辺ノイズの影響で動作が安定しない場合には、				
		EN 端子に外付けコンデンサを付加することを推奨します。				

3. 3 GATE 端子

GATE 端子は外部 Nch MOSFET の Gate 接続用端子となります。GATE 端子の出力により、外部 Nch MOSFET を ON/OFF 駆動します。通常動作(EN=HIGH)時、GATE – SOURCE 間電圧は Vgate(TYP)=12.5V になります。逆電流 検出や EN 端子(HIGH → LOW)による OFF 能力(シンク電流)は、ON 能力(ソース電流)よりも十分大きく、安全 に停止することが可能です。通常動作時、GATE – GND 間電圧は「VIN(SOURCE)+Vgate」の値となります(3.4 項 参照)。

GATE 端子に関する電気的特性項目の解説					
昇 尸電圧	\/t	EN=HIGH 時の GATE – SOURCE 間電圧です。IC 内チャージポンプ			
升圧电圧	Vgate	の出力電圧です。			
ソース電流 1	Igso1	チャージポンプ出力により、GATE 端子電圧を充電する電流値です。			
ノーへ电加工	19301	GATE の立上り開始時の能力となります。			
リース電流 2	Igso2	GATE-SOURCE 間電圧=5V 時の GATE 端子電圧を充電する電流値			
ノ 八电加工	19502	です。			
逆電流保護時シンク電流	Igsi1	理想ダイオードタイプでの逆電流検出時、外部 Nch MOSFET を OFF			
足电加休吸 的 フラブ 电加		するために GATE 端子電圧を放電する電流値です (3.5 項 参照)。			
))逆電流保護時 OFF 時間	Trevoff	理想ダイオードタイプで逆電流検出してから、GATE 端子電圧が放電			
之电机体吸引 OT 时间		し始めるまでの遅れ時間です(3.5 項 参照)。			
 EN 停止時シンク電流	Igsi2	EN 端子を HIGH → LOW にした際、外部 Nch MOSFET を OFF する			
		ために GATE 端子電圧を放電する電流値です。			
 EN 停止時 OFF 時間	Tenoff	EN 端子を HIGH → LOW にした際、GATE 端子電圧が放電し始める			
CIVITY OIT WIE	renon	までの遅れ時間です。			
EN 起動 ON 時間	Tenon	EN 端子を LOW → HIGH にした際、GATE 端子電圧が充電し始める			
FIA VERN OIA MUDI		までの遅れ時間です。			

3. 4 SOURCE 端子

SOURCE 端子は外部 Nch MOSFET の Source 接続用端子となります。SOURCE 端子は、IC 内ではチャージポンプの 基準電位になります。そのため、外部 Nch MOSFET を確実に ON/OFF 駆動するために外部 MOSFET の Source に接続 します。(結線については図 1 参照)

SOURCE 端子に関する電気的特性項目の解説							
		EN=LOW 時の SOURCE の漏れ電流値です。EN=LOW 時は IC 内部					
シャットダウン電流	Isq	の VIN – SOURCE 間 MOSFET が OFF することで、電流を抑制しま					
		す。					

3. 5 OUT 端子

OUT 端子は出力側(負荷側)接続用端子となります。負荷側の状態を監視する目的で用いります。逆電流検出機能や、外部 Nch MOSFET の Drain-Source 間電位差を監視(VDS 監視機能)する時に有効となります。これらの機能を必要としない場合は、未使用(オープン)で使うことも可能です。OUT 端子の接続/未接続が IDET 端子以外の IC 動作へ影響することはありません。

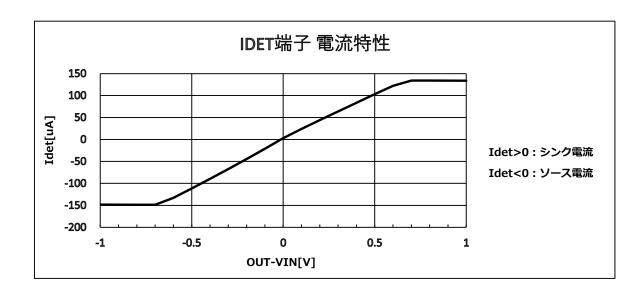
OUT 端子に関する電気的特性項目の解説						
シャットダウン電流	Ioq	シャットダウン動作(EN=LOW)時の OUT 端子の漏れ電流値です。				
逆接続時電流	Ir	入力逆接続時の OUT 端子の漏れ電流値です。				
		逆電流検出時のVIN – OUT 端子間電位差です。「VIN – OUT < Vrev」				
逆電流保護しきい値	Vrev	条件で逆電流防止動作が働き、GATE-SOURCE 間電圧が急速放電され				
		ます (4.5 項 参照)。				

3. 6 IDET 端子

IDET 端子は外部 Nch MOSFET の Drain-Source 間電位の状態を出力する端子となります。IC 内では、VIN 端子と OUT 端子の電位差に合わせてリニアな電流信号を出力します(「4.6 項 VDS 監視機能」参照)。OUT 側(負荷側)の状態に合わせてリニアに変動しますので、負荷状態の監視に有効です。なお、外部 Nch MOSFET の Drain-Source 間電位 状態の出力や、負荷状態を監視しない場合には未使用(オープン)で使うことも可能です。IDET 端子を未使用の場合でも、IC の動作に影響することはありません。

IDET 端子に関する電気的特性項目の解説						
順電圧時シンク電流1	Idet_Si1	VIN-OUT=0.5V 時の IDET 端子のシンク電流(流入電流)です。				
順電圧時シンク電流 2	Idet_Si2	VIN-OUT=0.1V 時の IDET 端子のシンク電流(流入電流)です。				
逆電圧時ソース電流1	Idet_So1	OUT-VIN=0.1V 時の IDET 端子のソース電流(流出電流)です。				
逆電圧時ソース電流 2	Idet_So2	OUT-VIN=0.5V 時の IDET 端子のソース電流(流出電流)です。				
電流増幅率	gm	VIN-OUT 間電位差に対する IDET 電流への増幅率です。				

なお、シンク電流、ソース電流の特性は下図実力値の通りとなります。



3. 7 REV 端子

REV 端子は逆電流防止機能の有効/無効を切替える端子です。REV=HIGH で有効、REV=LOW で無効となります。IC 内では、VIN 端子から定電流供給源を介し電圧が印加され REV=HIGH となるので、逆電流防止機能を必要とする場合でも、外部による電圧の印加は不要で未使用(オープン、外部信号不要)となります。なお、逆電流防止機能が不要であれば、本 IC の GND 端子と短絡してください。

REV 端子に関する電気的特性項目の解説				
逆電流保護動作開始電圧	Vrevst	REV=HIGH と判定するしきい値です。		
		V_REV≧Vrevst は REV=HIGH となります。		
逆電流保護動作停止電圧	Vrevsp	REV=LOW と判定するしきい値です。		
		V_REV≦Vrevsp は REV=LOW となります。		
REV 端子放電電流	Irev	REV 端子より流出する電流です。IC 内の VIN→REV の定電流源電流		
		値となります。VIN 端子での消費電流を抑えるため、Irev は微小な電		
		流となっております。周辺ノイズの影響で動作が安定しない場合には、		
		EN 端子に外付けコンデンサを付加することを推奨します。		

3. 8 GND 端子

GND 端子は、電源回路の GND と接続して使用ください。入力逆接対策で、IC の GND と GND 端子の間に逆接保護用 Nch MOSFET を配置しています(「4.7 項 40V までの入力逆接続対策」参照)。通常(VIN > GND)時は、逆接保護用 MOSFET は ON し、IC 内 GND と GND 端子が同電位となります。

4. 回路動作と機能

4. 1 基本動作

MF2007SW は、ハイサイド・外部 Nch MOSFET を ON/OFF するための制御 IC となります。Nch MOSFET は、Source 電位基準の Gate 電圧 Vgs が、ゲートしきい値電圧 Vth 以上の電圧となることで ON/OFF します。このため、IC (MF2007SW) 内では SOURCE 端子電位を基準電位として、チャージポンプ (Charge Pump1) が働きます。チャージポンプより GATE の駆動信号 (Vgate) が出力され、外部 Nch MOSFET を ON/OFF させます。

■理想ダイオードタイプ

MF2007SW は、Nch MOSFET 1 つと組み合わせて、低損失なダイオード動作(理想ダイオード動作)が可能です。右図のように、順方向「Batt→LOAD」に電流を流し、逆方向「LOAD→Batt」には電流を流さない動作となります。IC 内では VIN と OUT の電圧を比較して GATE 出力有無が決定します。GATE 出力により外部 Nch MOSFET を ON/OFF させて、Batt-LOAD 間を導通/遮断させています。

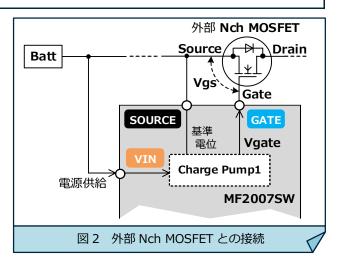
- ・Batt>LOAD: GATE 出力によって Nch MOSFET が ON して、Batt-LOAD 間を導通。
- ・Batt < LOAD: GATE 出力が停止し、Nch MOSFET が OFF して、Batt – LOAD 間を遮断。

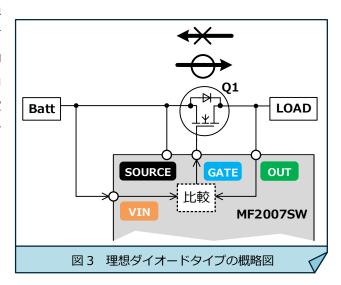
詳細は「4.5項 逆電流防止機能」を参照ください。

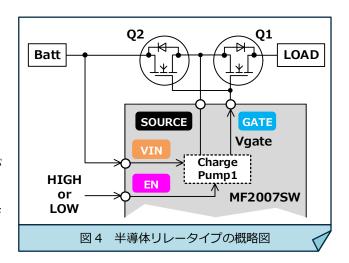
■半導体リレータイプ

MF2007SW は、Nch MOSFET 2 つと組み合わせて、半 導体リレータイプ(双方向スイッチ)として使用すること も可能です。図 4 に示すように 2 つの外部 Nch MOSFET を Source 共通で接続することで、EN 信号により入出力 (Batt – LOAD 間)の導通/遮断が可能となります。

- ・EN=HIGH: GATE 出力によって 2 つの Nch MOSFET が ON して、Batt – LOAD 間を導通。
- ・EN=LOW: GATE 出力が停止し、Nch MOSFET が OFF して、Batt – LOAD 間を遮断。

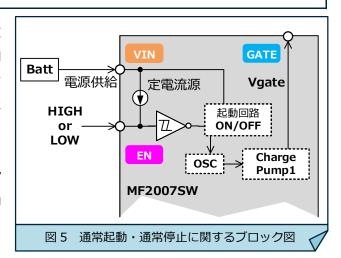






4.2 通常起動・通常停止

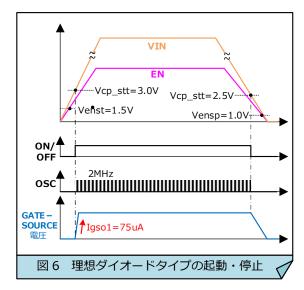
MF2007SW は、VIN 電圧がチャージポンプ供給開始電圧 Vcp_stt=3.0V(TYP)以上で且つ、EN 電圧が昇圧回路動作開始しきい値 Venst=1.5V(TYP)以上で起動回路が ON します。そして、IC 内 OSC が発振を開始し、Charge Pump1 より GATE 端子へ Vgate が出力されます。VIN 電圧がチャージポンプ供給停止電圧 Vcp_stp= 2.5V(TYP)以下、若しくは、EN 電圧が昇圧回路動作停止しきい値 Vensp=1.0V (TYP)以下となると動作停止(起動回路が OFF)し、IC 内 OSC 及び Charge Pump1 の出力は停止します。



■理想ダイオードタイプ(VIN による起動・停止)

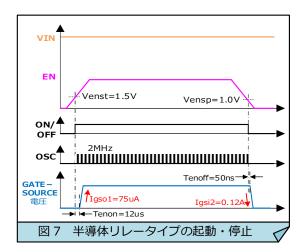
理想ダイオードタイプは、EN 端子による外部 Nch MOS FET の ON/OFF 駆動は行わないので EN 端子が未使用時の回路構成 となり、通常時は外部 Nch MOSFET を常時 ON する動作となり ます。IC 内では、VIN 端子から EN 端子に向かって定電流供給 源を備えており、VIN 端子の上昇に従い、EN 端子も上昇します。 そのため、起動/停止動作は、VIN 端子のチャージポンプ供給開始/停止電圧による動作となります。

チャージポンプ供給開始電圧 Vcp_stt=3.0V チャージポンプ供給停止電圧 Vcp_stp=2.5V



■半導体リレータイプ(ENによる起動・停止)

半導体リレータイプでは、上記理想ダイオードとは異なり、EN端子のHIGH/LOWで外部Nch MOSFETをON/OFF駆動します。EN端子がVenst=1.5V(TYP)以上で起動し、Vensp=1.0V(TYP)以下で停止します。なお、EN端子がVensp=1.0V以下で停止する動作はGATE急速放電機能が働きます(4.4項 GATE急速放電機能参照)。このときのIC内での遅れ時間は、ON時はTenon=12us、OFF時はTenoff=50nsとなります。また、EN=HIGHでBatt接続を入り切りすれば、VIN端子による起動、停止動作となります。

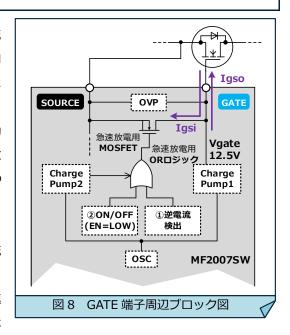


4. 3 外部 Nch MOSFET の ON/OFF 駆動

MF2007SW の GATE 端子から出力されるソース電流 Igso1=75uA(TYP)によって、外部 Nch MOSFET は ON します。ON した後の GATE 電圧は、IC 内の GATE - SOURCE 間 OVP 回路によって、12.5V(TYP)に保持されます。

VIN 切断による OFF 動作は、Igso の供給が停止して OFF する動作となります。この場合、外部 Nch MOSFET の Gate 電圧の自然放電によって、Gate 電圧が低下し OFF します。外部 Nch MOSFET の寄生容量などの特性、Batt 側、LOAD 側に付加する容量成分によって停止するタイミング、停止挙動が決定します。

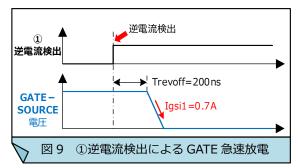
上記以外の OFF 動作は、GATE 急速放電により放電電流 Igsi が流れます。IC 内の GATE-SOURCE 間の急速放電用 MOS FET によって、GATE 電圧を急速放電することで OFF します(次項 GATE 急速放電機能)。急速放電用 MOSFET が ON している間は、GATE 電圧は立ち上がりません。

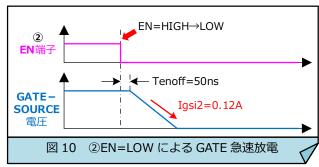


4. 4 GATE 急速放電機能

MF2007SW は GATE 急速放電機能を備えています。GATE 急速放電機能は①逆電流検出と②ON/OFF (EN=LOW) の時に動作します。急速放電用 OR ロジック入力部で①、②の状態を検出すると、IC 内 GATE – SOURCE 間の急速放電用 MOSFET が ON して GATE 電圧を急速に放電します(図 8 参照)。急速放電用 OR ロジックは IC 内 Charge Pump2 の出力を供給源として動作します。Charge Pump2 は Charge Pump1 と同時に IC 内 OSC の発振開始によって動作し始めます。図 8 中①、②の GATE 急速放電能力は以下の通りです。

- ①逆電流検出による GATE 急速放電 ※逆電流阻止動作の詳細は 4.5 項(次ページ)を参照。
- ・GATE 放電電流はシンク電流 Igsi1=0.7A(TYP)
- ・逆電流状態を検出してから GATE 急速放電が始まるまでの OFF 時間 (IC 内遅延時間) Trevoff=200ns(TYP)
- ②EN=LOW による GATE 急速放電 ※前ページの「4.2 項半導体リレータイプ(EN による起動・停止)」を参照。
- ・GATE 放電電流はシンク電流 Igsi2=0.12A(TYP)
- ・EN=LOW を検出してから GATE 急速放電が始まるまでの OFF 時間(IC 内遅延時間)Tenoff=50ns(TYP)



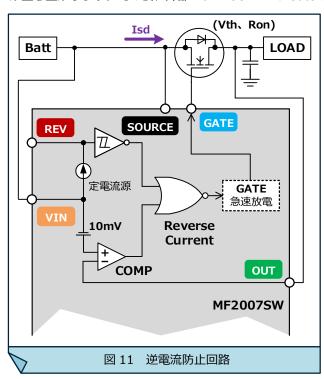


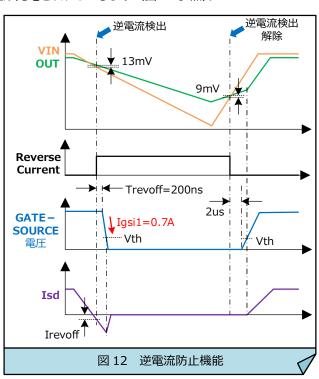
4. 5 逆電流防止機能

MF2007SW は、REV 端子が HIGH(逆電流保護動作開始電圧 Vrevst=1.5V(TYP)以上)であれば、逆電流防止機能が有効となります。IC 内では、VIN 端子から REV 端子への定電流供給源を備えており、REV 端子へ外部信号が無し(REV 端子の未使用)で逆電流防止機能が有効となります。また、逆電流防止機能は、REV 端子を LOW(逆電流保護動作停止電圧 Vrevsp=1.0V(TYP)以下)にすることで無効化が可能です。逆電流防止機能が不要であれば、REV 端子と GND 端子を短絡(ショート)することで容易に設定できます。

MF2007SW の逆電流防止機能は、VIN 電圧と OUT 電圧が「VIN – OUT < – 13mV(逆電流保護しきい値)」の条件を満たすと逆電流防止コンパレータ(COMP & Reverse Current)が動作して、GATE 急速放電機能が働きます。そして、GATE 電圧を急速放電して外部 Nch MOSFET を OFF して逆電流を阻止します(図 11 参照)。

VIN (Batt 側) が低下し「OUT – VIN > 13mV(TYP)」となると、IC 内遅延である OFF 時間 Trevoff=200ns(TYP)後に GATE 電圧が急速放電し始めます。そして、外部 Nch MOSFET の電流(Isd)は GATE 電圧が Gate しきい値電圧 Vth に到達するまで電流が流れ、GATE 電圧が Vth 以下になると外部 Nch MOSFET が OFF し逆電流を阻止します。VIN (Batt 側) が上昇し「OUT – VIN < 9mV(TYP)」となると、IC 内遅延である約 2us 後に GATE 電圧の急速放電が解除され GATE が立ち上がります。その後、外部 Nch MOSFET の Gate 電圧が充電され、ON します(図 12 参照)。





通常動作時の不安定な動作を懸念し、MF2007SW では「OUT – VIN=13mV(TYP)」を逆電流検出点としています。そのため、逆電流阻止を検出するマイナス電流値 Irevoff は「Irevoff=13mV/Ron」となります。逆電流が Irevoff に到達するまでは、逆電流阻止を検出することができず、外部 Nch MOSFET に電流が流れ続けます。また、ON 抵抗 Ron の小さい MOSFET の方が、逆電流阻止検出するマイナス電流値 Irevoff の絶対値は大きくなります。

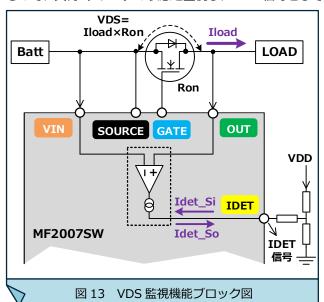
4. 6 VDS 監視機能

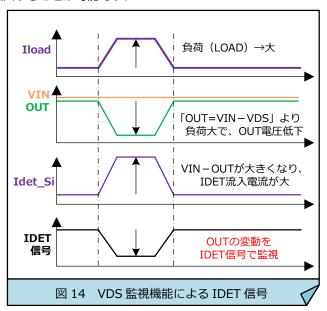
MF2007SW には VDS 監視機能があります。 VDS 監視機能とは、VIN 端子と OUT 端子の状態を監視し、VIN と OUT の電圧差を電流増幅率 gm=220uA/V(TYP)で電流値に変換し、IDET に電流を発生させる機能になります(図 13 参照)。

VIN>OUT ⇒ IDET 端子には流入電流 Idet_Si

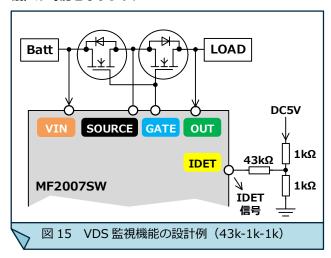
VIN < OUT ⇒ IDET 端子には流出電流 Idet So

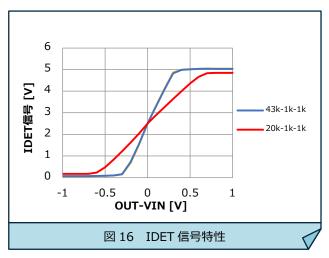
が発生します。図 14 は負荷電流が増大した時の動作例になります。外部 Nch MOSFET の VDS 状態を随時監視しているので、負荷(LOAD)の状態を監視し、IDET 信号として検出することが可能です。





VDS 監視機能の設計例を下記(図 15)に示します。図 15 は 43k-1k-1k の抵抗を使用した設計例となり、図 16 は、 VDD=DC5V 固定で、IDET 端子の分圧抵抗条件を変更した時の特性例となります。IDET 信号は「OUT-VIN」の電圧条件に従って変動するので、IDET 信号の $0\sim5$ V をアナログ信号として使用することができ、負荷状態に合わせた動作(保護)が可能となります。

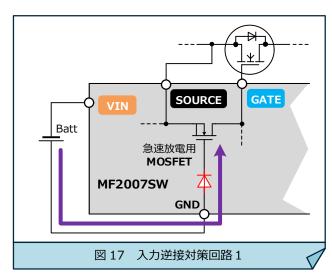




4. 7 40V までの入力逆接続対策

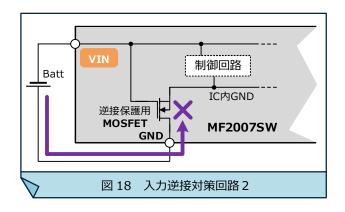
MF2007SW は、入力逆接続(負電圧印加)時、図 17 内 紫色矢印の経路で GND 端子より IC 内へ電流が流れ、IC 内 急速放電 MOSFET を ON させるので、外部 Nch MOSFET は OFF 状態となります。そのため、OUT(出力)が負電圧 になってしまうことを防ぎます。なお、12V,24V のバッテ リーを想定しているため VIN-GND 間の耐圧が-40V までに より、耐圧以上のバッテリー電圧の逆接続は想定していませ ん。

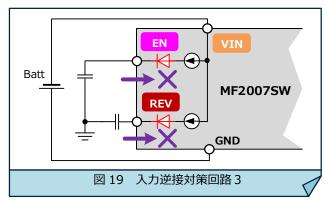
入力逆接続時の IC 破損を防ぐため、MF2007SW では GND 端子と IC内 GND の間に逆接保護用 Nch MOSFET を配置しています(図 18 参照)。入力逆接続時(VIN < 0V)



には逆接保護用 MOSFET が ON しないので、「GND 端子→VIN 端子」に電流は流れません。IC 内に電源が供給されることはなくチャージポンプは働かないために GATE 端子電圧は立ち上がらず、外部 Nch MOSFET の誤 ON も防ぎます。

入力逆接続時には VIN 端子にマイナスの電圧が印可されることになります。MF2007SW の EN 端子、REV 端子では IC 内端子直近に ESD 保護用ダイオードを内蔵しており、EN 端子、REV 端子から VIN 端子へ流れる流入電流を防ぐ効果もあります(図 19 参照)。

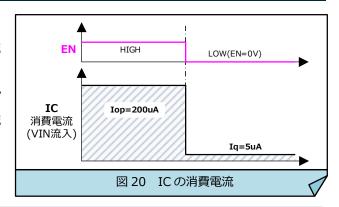




4. 8 IC 消費電流

MF2007SW では、EN 端子=LOW (シャットダウンモード) の時はチャージポンプ等の IC 動作を停止し、消費電流を抑える機能を有しています。

動作時は消費電流 Iop=200uA(TYP)となります。EN=0V 時の IC 消費電流はシャットダウン時動作電流 Iq=5uA(TYP)となります。



5. 周辺部品定数の選定方法

下記に代表回路例を示します。

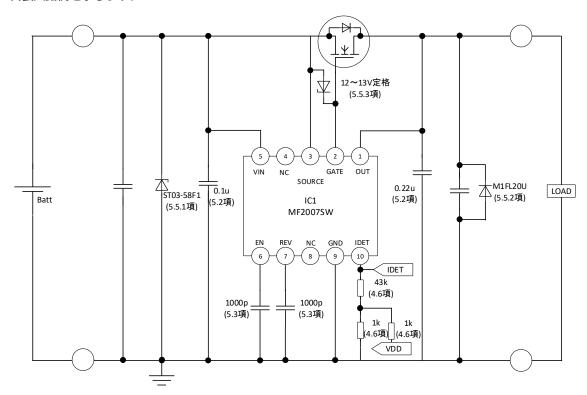


図 21 理想ダイオードの回路例

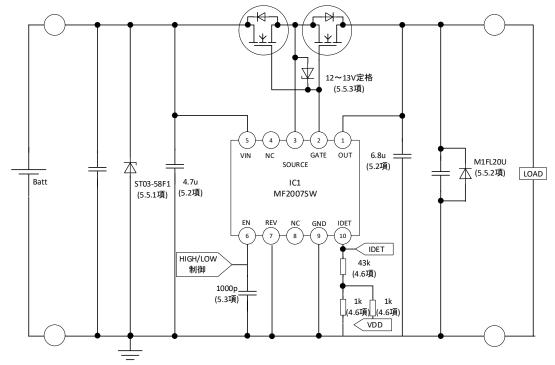


図 22 半導体リレーの回路例

5. 1 Nch MOSFET

回路に印加される可能性がある最大の入力電圧に対応できる Drain-Source 間電圧耐量が必要になります。

また、外部 Nch MOSFET の入力容量 Ciss の容量が大きくなると、ターンオン時間およびターンオフ時間が長くなる傾向があります。目安としては、Ciss が 40nF 以上であると立ち上り時間は 100us 以上になると考えてください。

全ての負荷電流は外部 Nch MOSFET を通って流れるため、外部 Nch MOSFET の損失を抑えるために Drain-Source 間 ON 抵抗 RDS (ON) が十分低い製品を選定してください。

5. 2 VIN 端子コンデンサ・OUT 端子コンデンサ

VIN 端子および OUT 端子のコンデンサは、ストレス緩和用コンデンサです。外部ノイズやリップル電圧からの影響を抑える必要がある場合は追加してください。

特に半導体リレータイプでは、EN 端子によるターン OFF 時に各端子にリンギングは発生します。素子の耐圧超過を防ぐために容量の大きなコンデンサを追加してください。

なおコンデンサ容量が大きくなると、起動時のラッシュ電流が大きくなるなどの影響も考えられます。推奨範囲を目安に実機にて動作確認のうえコンデンサ容量を調整してください。搭載する容量はソースのリンギング対策が必要のため、Vin 端子コンデンサ容量 < out 端子コンデンサ容量になるようにしてください。理想ダイオードタイプで使用される場合は、起動時に逆電流防止が動作してしまい起動しないことがあります。そのため、OUT 側の起動を遅らせるため Vin 端子容量: OUT 端子コンデンサ容量=1:2になるように設計してください。

<推奨値>

	VIN 端子コンデンサ	OUT 端子コンデンサ
理想ダイオードタイプ	0.1~1.0[uF]	0.22~2.2[uF]
半導体リレータイプ	4.7∼10[uF]	6.8~22[uF]

※リンギング対策が不要の場合においても IC 保護用に 0.1-1[uF]のコンデンサは必要です。

5.3 EN 端子コンデンサ・REV 端子コンデンサ

EN 端子および REV 端子のコンデンサは、ノイズ対策用コンデンサです。外部ノイズやリップル電圧からの影響を抑える必要がある場合は追加してください。

コンデンサ容量が大きくなると、動作切り替わり時間が長くなるなどの影響も考えられます。推奨コンデンサ容量: 1000pF を目安に実機にて動作確認のうえコンデンサ容量を調整してください。

5. 4 IDET 回路

IDET 回路は、VIN 端子と OUT 端子の電圧差を電流に変換し、外部抵抗により IDET 信号として外部回路に伝達する回路になります。

IDET 信号は、外部電源 VDD を抵抗 R1 および R2 で抵抗分圧した電圧 Va に抵抗 R3 に発生する電圧を足した電圧になります。R3 に流れる電流は

VIN>OUT ⇒ IDET 端子には流入電流 Idet_Si

OUT> VIN ⇒ IDET 端子には流出電流 Idet So

であるため、IDET 信号 V_IDET を算出する式は、

 $VIN > OUT \Rightarrow V_IDET[V] = Va - R3 \times Idet_Si$

 $=VDD\times R2/(R1+R2) -R3\times Idet_Si$

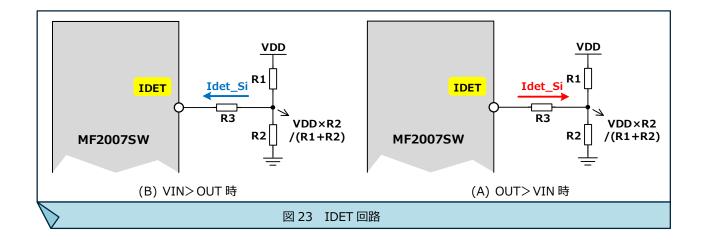
 $OUT > VIN \Rightarrow V_IDET[V] = Va + R3 \times Idet_So$

 $=VDD\times R2/(R1+R2) +R3\times Idet_So$

となります。Idet 電流に対して 10 倍以上の電流になるような R1,R2 の抵抗値を搭載ください。

<推奨値>

VDD 電圧	R1、R2	R3
5V	1kΩ	20kΩ~43kΩ



5.5 外部保護部品

5. 5. 1 入力サージ保護

MF2007SW の VIN 端子絶対最大電圧は、-40V~70V となっております。正サージ電圧や負サージ電圧により規定値を超える電圧が印加されることが予想される場合は、TVS ダイオードなどの保護素子を使用してください。

TVS 電圧は、最悪条件においても MF2007SW の規格値を超えないように選定してください。

また、選定した TVS ダイオードが入力過渡エネルギーを吸収する能力を持っているか実機にて確認してください。

5.5.2 出力負電圧対策

誘導性負荷を接続した時の負荷側のリンギングや入力逆接続時の出力リーク電流によって発生する出力の負電圧に対策が必要な場合には、出力端子にファストリカバリーダイオード(FRD)を付加することで出力負電圧を制限することが可能です。

もし SBD を付加した場合には、無負荷時の消費電流(暗電流)を小さくするために、逆電流 IR の小さい SBD を選定ください。

5.5.3 ゲート保護

入力電圧が急峻に低下した場合など電圧が急激に変動した際に IC の GATE-SOURCE 間の耐圧: 15V を超えないようにする必要があります。ゲート保護対策として、IC の GATE-SOURCE 間にツェナーダイオードを追加してください。ツェナーダイオードの選定として、必ず IC の GATE-SOURCE 間耐圧以下のツェナー電圧のものを選てください。

6. 応用回路例

6.1 並列接続の理想ダイオード

大電流用途で MF2007SW を使用する場合は、外部 Nch MOSFET を並列接続することで電流を分散させて外部 Nch MOSFET からの発熱を抑えることができます。また、MOSFET の ON 抵抗(Ron)は正の温度特性であるため、ダイオードの並列接続に比べて MOSFET の並列接続では電流分担の不均衡は小さくなります。

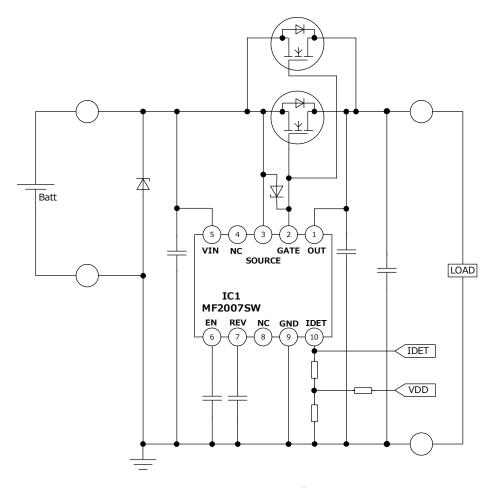


図24 並列接続の理想ダイオード

6.2 双方向導通の半導体リレー

MF2007SW は REV=LOW とすることで、双方向から導通可能な半導体リレーとして使用することができます。図中の Batt および LOAD からダイオードを経由して VIN 端子に電源供給することで、Batt 電圧または LOAD 電圧のどちらからでも MF2007SW を起動することができます。MF2007SW の最大定格を満たすために、ダイオードは使用条件において Vf <0.3V となる超低 Vf のダイオードを選定してください。なお、常に Batt 電圧から VIN 端子に電源供給する場合は、「1.2項 基本接続例」を参照してください。

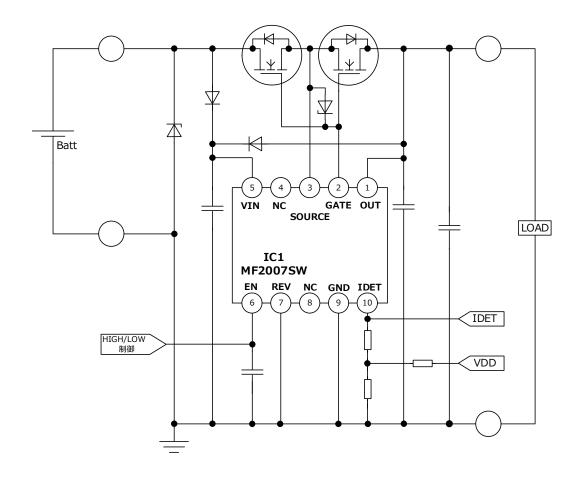


図25 双方向導通の半導体リレー

7. パターンレイアウト

パターン設計上の注意点を示します。実際のレイアウトは、必ず実機での動作確認のうえ決定ください。 パターン設計する際には、一般的に下記3点について考慮してください。

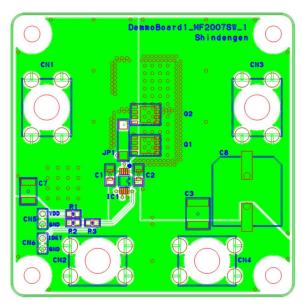
- 1. 大電流が流れるパワーラインは極力太く短く配線してください。 GND ラインはパワーGND と IC の GND に分けて IC の GND は電流変化の少ない安定した電位に接続してください。
- 2. GATE 端子と外部 NchMOSFET のゲート間の配線を極力短くし、可能な限り IC と MOSFET を近くに配置してください。
- 3. ノイズ対策用のコンデンサは、各端子にできるだけ近づけて配置してください。

7. 1 パターンレイアウト例

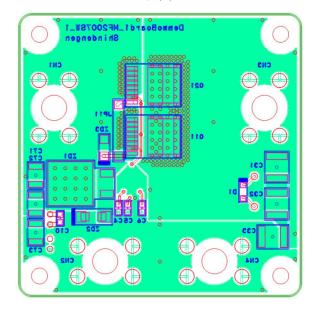
パターンレアウトの参考例として、両面基板でのレイアウト例を示します。

■理想ダイオードタイプ

<表面>

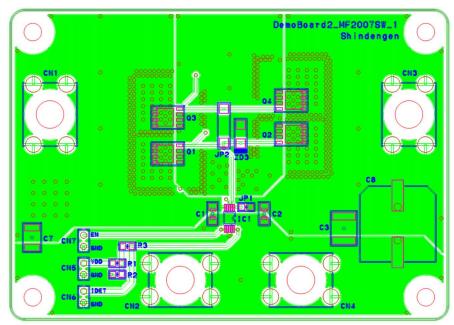


<裏面>



■半導体リレータイプ





<裏面>

