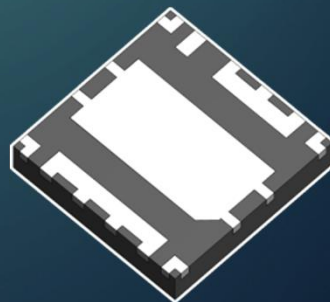
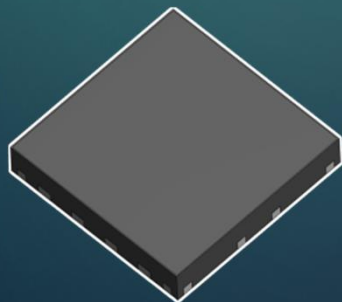


MF2003SV

アプリケーションノート

理想ダイオード IC V-Diode™

製品及び製品仕様は、お断りなく変更する場合があります。
予めご了承ください。



使用上の注意点

このたびは、弊社製品をご使用いただき誠にありがとうございます。

当 IC をご使用の際は、お客様の安全を確保するため下記の警告ならびに注意を必ず守ってご使用下さい。

警告		誤った取り扱いをした時に死亡や重大な人身事故および大きな物的損害に結びつく危険性がある。
注意		誤った取り扱いをしたときに軽傷に結びつく恐れ、または軽微な物損事故に結びつく恐れがある。

警告		当 IC は、一般電子機器（事務機器・通信機器・計測機器・家電製品等）に使用されることを意図しております。誤動作や事故が直接人体や生命を脅かす恐れのある医療器、航空宇宙機、列車、輸送機器（車載、船舶等）、原子力等の制御機器などの一般電子機器以外にご使用になる場合は弊社までご相談下さい。
注意		修理や改造は、重大な事故につながりますので、絶対にやめて下さい。 《感電、破壊、火災、誤動作等の危険があります。》
		異常時は出力端子に過大電圧が発生したり、電圧低下となる場合があります。異常時の、負荷の誤動作や破壊等を想定した保護対策（過電圧保護、過電流保護等の保護対策）を最終機器に組み込んで下さい。
		入力端子、出力端子の極性を確認し誤接続の無いことを確認してから通電して下さい。 《保護素子が切れたり、発煙・発火の原因になります。》
		決められた入力電圧を必ず守っていただくとともに、入力ラインに必ず保護素子を挿入して下さい。 《異常時には発煙・発火の危険があります。》
		使用中に故障または、異常が発生した時は、すぐに入力を遮断して電源を停止させて下さい。また、直ちに弊社にご相談下さい。

●本資料に記載されている内容は、製品改良などのためお断りなしに変更することがありますのでご了承下さい。

●御使用頂く際には、仕様書の取り交わしをして頂けます様お願いします。

●ここに記載されたすべての資料は正確かつ信頼し得るものでありますが、これらの資料の使用によって起因する損害または特許権その他権利の侵害に関しては、当社は一切その責任を負いません。

●本資料によって第三者または当社の特許権その他権利の実施に対する保証または実施権の許諾を行うものではありません。

●本資料の一部または全部を当社に無断で転載または複製することを堅くお断りいたします。

 当社は品質と信頼性の向上に絶えず努めていますが、半導体製品はある確率で故障が発生したり、誤動作する場合があります。必要に応じ、安全性を考慮した冗長設計、延焼防止設計、誤動作防止設計等の手段により結果として人身事故、火災事故、社会的な損害等が防止できるようご検討下さい。

 本資料に記載されている当社半導体製品は、特別に高い品質・信頼性が要求され、その故障や誤動作が直接人命を脅かしたり、人体に危害を及ぼす恐れのある機器あるいはシステムに用いられることを目的として設計、製造されたものではありません。下記の特別用途、特定用途の機器、装置にご使用の場合には必ず当社へご連絡の上、確認を得て下さい。

特別用途

輸送機器（車載、船舶等）、基幹用通信機器、交通信号機器、防災/防犯機器、各種安全機器、医療機器 等

特定用途

原子力制御システム、航空機器、航空宇宙機器、海中継器、生命維持のための装置 等

 なお、IC 製品に関しては、特別用途・特定用途に限らず、連続運転を前提として長期製品寿命を期待される機器、装置にご使用される場合に関しては当社へお問い合わせ下さい。

目次

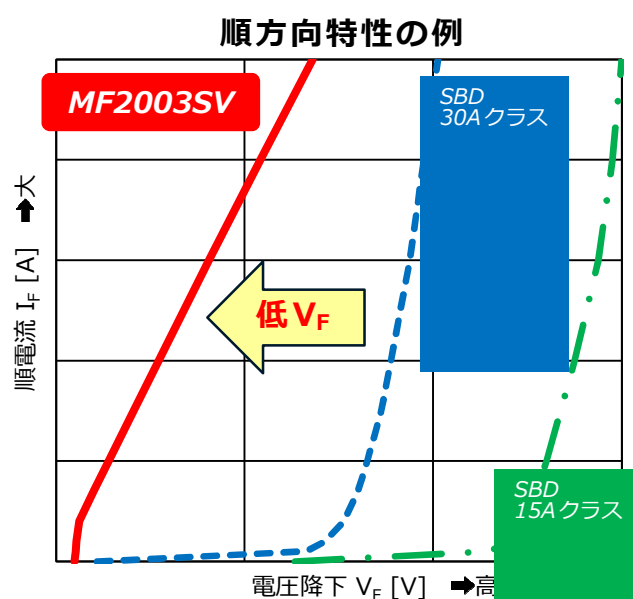
1. 概要	3
1.1 特長	3
1.2 代表回路例	3
1.3 ブロック図	4
1.4 端子配置・端子機能	4
1.5 外形、寸法（パッケージ WSON8）	5
1.6 参考ソルダリングパッド	5
2. 仕様	6
2.1 絶対最大定格	6
2.2 推奨動作条件	6
2.3 電気的特性	7
2.4 参考特性図	8
3. 回路動作と機能	9
3.1 基本動作	9
3.2 起動・入力低下・停止の動作	9
3.3 負荷変動	10
3.4 逆電流防止動作	10
3.5 入力逆接続時の動作	11
3.5.1 入力逆接続時の Pch MOSFET のゲート制御	11
3.5.2 入力逆接続時の IC 保護	11
3.6 内蔵保護素子、アクティブクランプ機能	12
3.6.1 各保護素子の図示	12
3.6.2 アクティブクランプ機能による動作	12
3.7 消費電流	12
4. 周辺部品の選定	13
4.1 GND 端子抵抗	13
4.1.1 GND 端子抵抗 R1 の選定	13
4.1.2 GND 端子抵抗付加によるターンオン動作	14
4.2 端子直近コンデンサ	15
5. 応用回路例	16
5.1 ORing 接続	16
5.2 並列接続	16
5.3 入力サージ保護	17
5.4 出力負電圧対策	17
6. パターンレイアウト	18
6.1 パターンレイアウト例	18

1. 概要

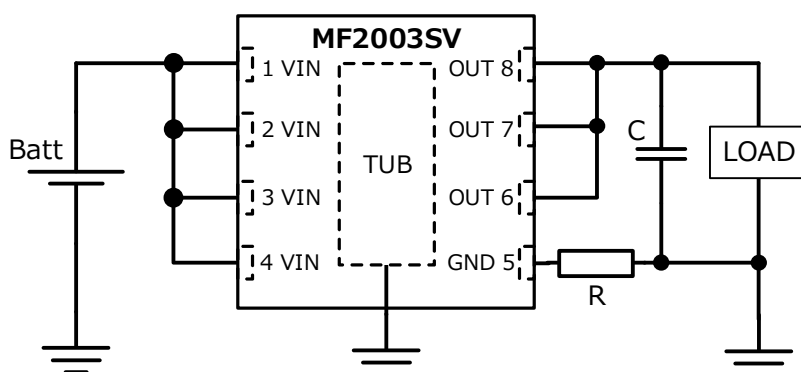
車載機器の電子制御技術の進化に伴い、ECU（Electronic Control Units）の車両搭載数も増加しており、その用途も多岐に渡ります。ECU はバッテリーや DC/DC コンバータの出力を入力源としており、入力部の逆接続保護・逆電流防止用素子には以前からダイオードが使われてきました。しかし、電子機器の多機能化に伴う大電流化によりダイオードの電圧降下 (V_F) や発熱の増加が懸念され、大電流での電圧降下や発熱を抑えられる逆接続保護・逆電流防止用素子が求められています。このような市場のニーズに応えるべく、**低 V_F ・低損失・低発熱を可能とした Pch MOSFET と、逆接続保護・逆電流防止機能を備えた制御回路を内蔵した理想ダイオード IC : V-Diode™「MF2003SV」**を製品化しました。

1. 1 特長

- V_F （電圧降下）・損失・発熱の大幅低減
- 小型リードレス・パッケージ ⇒ 機器の小型化に貢献
WS0N8 : 4mm×4mm
- 逆電流防止や入力逆接続対策の保護機能を内蔵
- 各端子でのサージ防護用の ESD 保護素子を内蔵
- アクティブクランプ機能付き Pch MOSFET を内蔵
- 動作電圧 2.5V ~ 40V
- 定格電流 5A
- 内蔵 Pch MOSFET の ON 抵抗
 $R_{on} = 53m\Omega(\text{typ})$ 、 $70m\Omega(\text{max})$
- IC 消費電流 3uA 以下（※無負荷時の IC 消費電流）
- AEC-Q100 規格（試験中）



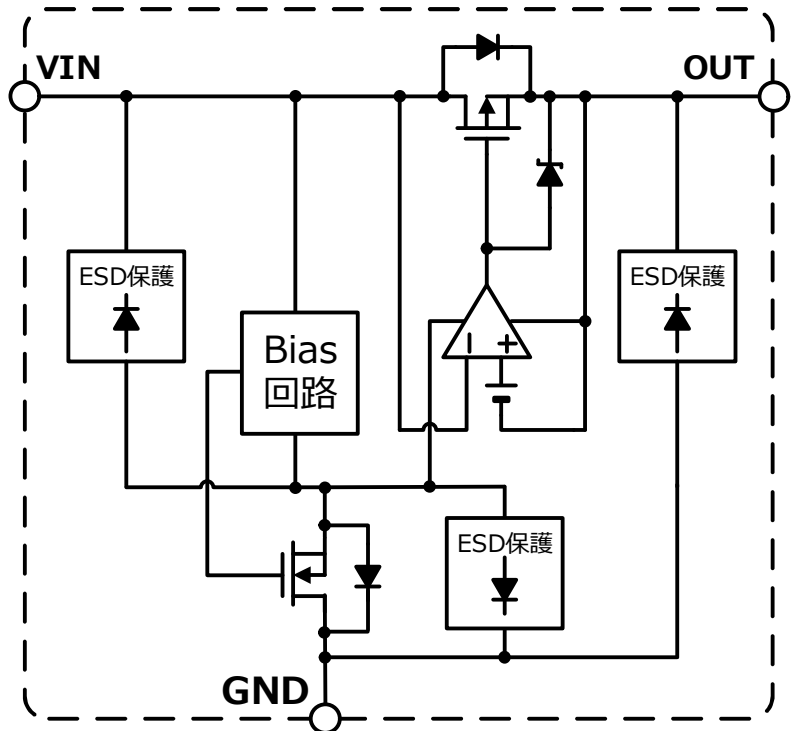
1. 2 代表回路例



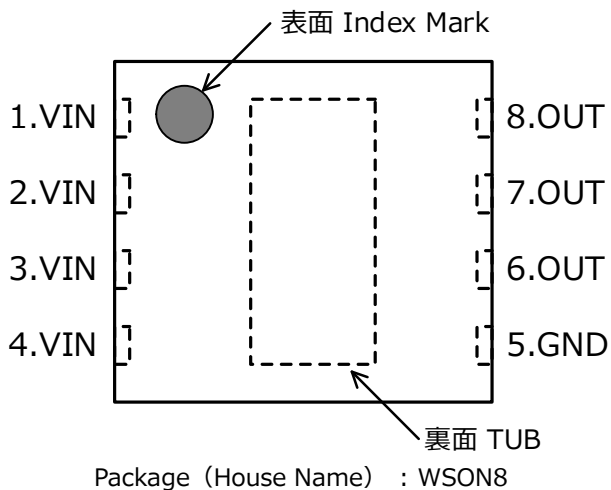
同一機能端子は端子近傍で短絡して使用ください。

TUB はフローティングで機能を有していません。放熱用端子として使用ください。基板 GND に接続する（上図）か、MF2003SV の GND 端子（5pin）に接続することを推奨します。どちらの接続でも、IC の動作に影響はありません。基板に熱を逃がすことを考えて設計ください。

1. 3 ブロック図



1. 4 端子配置・端子機能

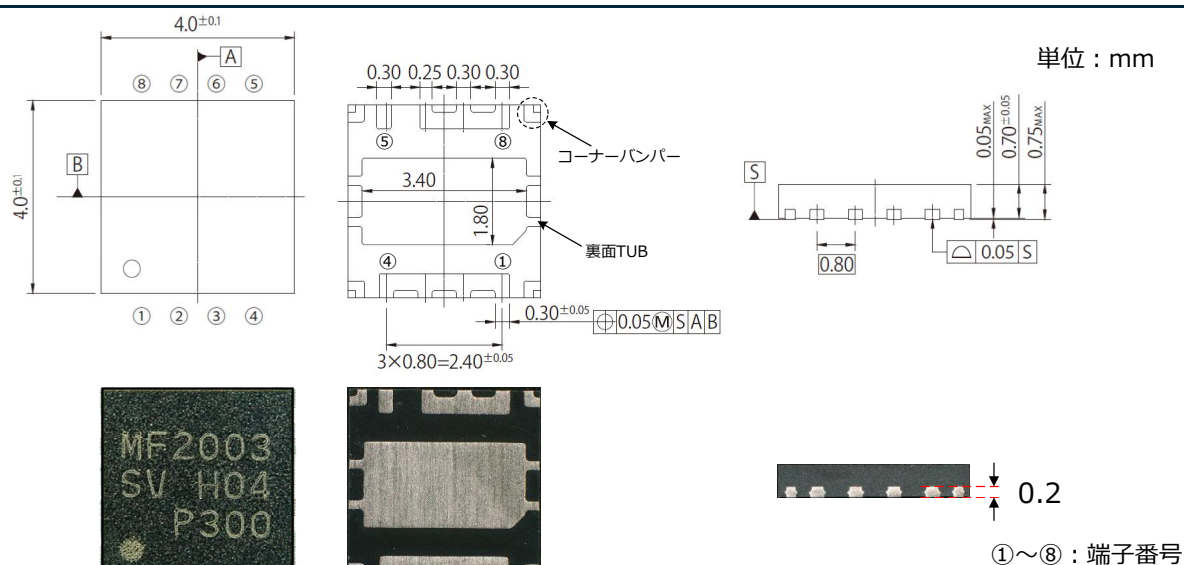


端子番号	記号	機能
1	VIN	電源供給端子
2	VIN	電源供給端子
3	VIN	電源供給端子
4	VIN	電源供給端子
5	GND	グランド端子
6	OUT	出力端子
7	OUT	出力端子
8	OUT	出力端子

※同一機能端子は端子近傍で短絡して使用ください。

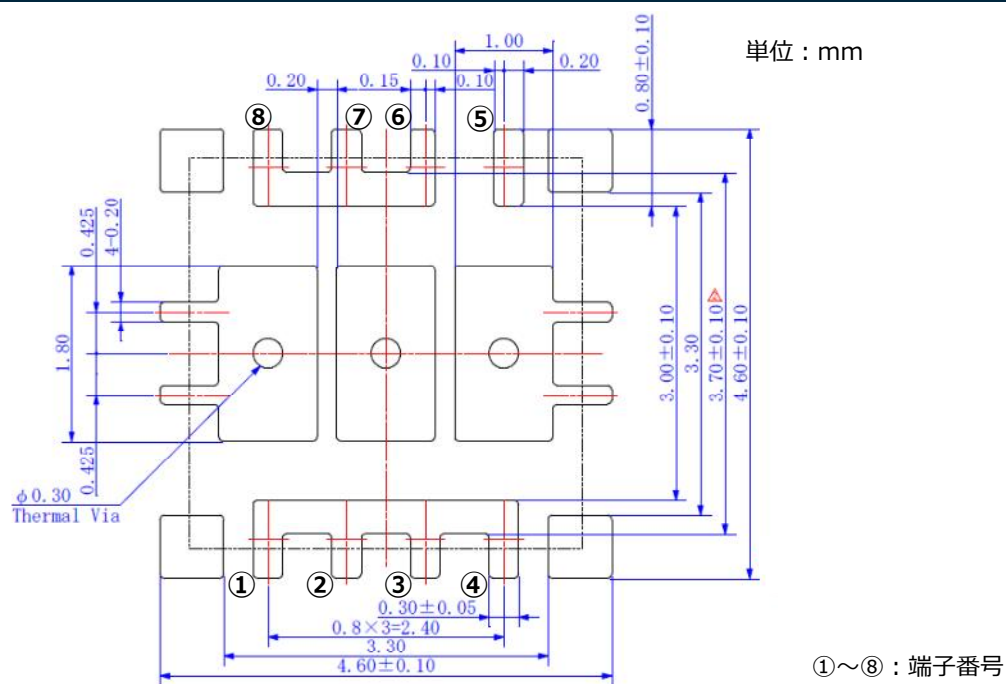
MF2003SV は VIN、GND、OUT の 3 種類の機能端子を有します。ダイオードとは異なり、3 線接続が必要です。GND を接続しない場合では、本 IC は動作せず、内蔵 Pch MOSFET ではなく、内蔵ボディダイオード経路に電流が流れる動作となります。期待する理想ダイオード動作（電圧降下が低く、低損失な動作）とはなりません。損失が大きく、発熱が大変大きくなりますのでご注意ください。

1. 5 外形・寸法 (パッケージ WSON8)



MF2003SV はウェットابل・フランクパッケージを採用しています。側面からもハンダ濡れ性が視認でき、外観検査装置で検査可能です。また、側面のパッド部にはフィレットが生じやすく、基板実装に有利です。コーナーバンパーは、各試験時の熱膨張などの、ハンダ付け性の安定のために設けたパッドです。コーナーバンパーはフローティングで機能を有していませんので、隣接端子や裏面 TUB とショートしても、IC の動作に影響しません。下図参考ソルダリングパッドを例に、パターンを配置することを推奨します。

1. 6 参考ソルダリングパッド



2. 仕様

MF2003SV の参考仕様です。最新の正式仕様に尽きましては、当社担当営業部門までご相談ください。

2. 1 絶対最大定格

本 IC を御使用の際は絶対最大定格を越えないようにしてください。絶対最大定格を超えた場合、IC が破壊する可能性があります。破壊した場合、その破壊モード（オープンモード、ショートモード）は特定できませんので、ヒューズなど物理的な安全対策を施すようお願いいたします。

特に指定なき場合は $T_j=25^{\circ}\text{C}$

項目	記号	規格値	単位
入出力定格			
電源電圧	V_{VIN}	-42 ~ 42	V
出力電圧	V_{OUT}	-1.0 ~ 42	V
ピーク繰り返し逆電圧	V_{RRM}	40	V
平均順電流	I_{OUT}	5	A
サージ順電流（※1）	I_{FSM}	70	A
熱定格			
許容損失（※2）（※3）	P_d	2.79	W
接合部温度	T_j	150	$^{\circ}\text{C}$
保存温度	T_{stg}	-55 ~ 150	$^{\circ}\text{C}$
熱定格（熱抵抗）			
熱抵抗（※2）（※3）	$R_{\text{th(j-a)}}$	43	$^{\circ}\text{C/W}$
	$R_{\text{th(j-c)}}$	8.6	$^{\circ}\text{C/W}$

※1 … 本条件は 50Hz、正弦波、非繰り返し、1 サイクル、せん頭値、 $T_j=25^{\circ}\text{C}$ 。

※2 … ガラエポ基板：114.3×76.2mm、厚さ 1.6mm、内面銅箔サイズ：74.2×74.2mm、厚さ 35 μm の値。

※3 … 本定格は裏面 TUB 接続時の値となります。裏面 TUB のハンダ付けの状態が不十分な場合や、裏面 TUB 未接続の状態では、放熱が悪くなるため発熱等を考慮の上ご使用ください。

2. 2 推奨動作条件

項目	記号	規格値	単位
接合部温度	T_j	-40 ~ 125	$^{\circ}\text{C}$

注意：推奨動作条件の範囲を超えて使用すると、信頼性に影響を及ぼす場合があります。

2. 3 電気的特性

特に指定なき場合は VIN=12V、Tj=25℃

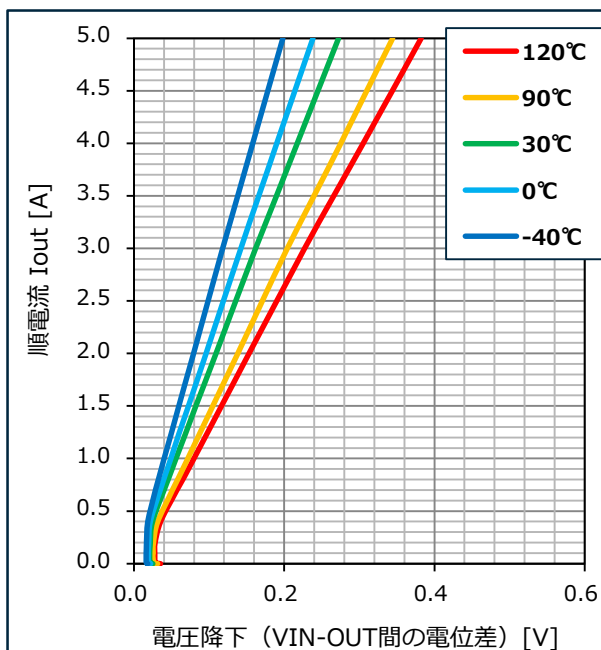
項目	記号	条件	規格値			単位
			MIN	TYP	MAX	
主要特性						
①無負荷時消費電流	Iq	Iout=0A	—	1.8	3.0	uA
②出力リーク電流	Ioleak	OUT=32V	—	—	10	uA
③動作時消費電流	Ignd	Iout=1A	—	—	300	uA
④動作開始電圧	Vst	IIN≧0.7uA	—	—	2.5	V
⑤VIN－OUT レギュレーション電圧	Vds	IIN=10mA	8	25	50	mV
⑥ターンオン遅延時間	Ton	OUT=0A → -0.5A VIN－OUT<0.2V	—	5	50	us
⑦ターンオフ遅延時間	Toff	VIN=12V → 0V VIN－OUT<0V	—	0.5	1.5	us
⑧ボディダイオード順方向電圧	Vbody	IIN=2A, VIN=0V	—	0.8	1.0	V
⑨内蔵 MOSFET ON 抵抗	Rdson	IIN=2A	—	53	70	mΩ
⑩アクティブクランプ動作時 Vds 電圧	Vcl	OUT=0V Iout=2A	35	40	46	V

《主要特性の説明》

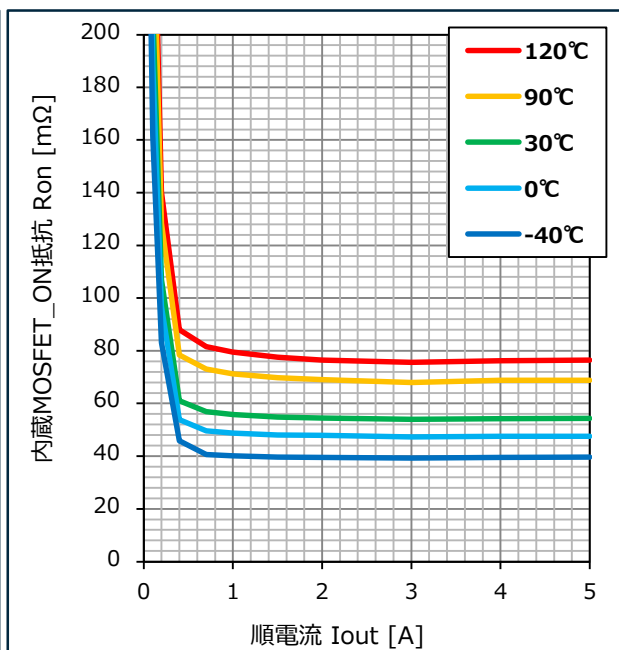
- ①無負荷時消費電流 (Iq) : 無負荷時の IC での消費電流。
- ②出力リーク電流 (Ioleak) : 逆電流保護動作時の IC での消費電流。※アクティブクランプ非動作時の能力値。
- ③動作時消費電流 (Ignd) : 内蔵 MOSFET のゲート引き抜き電流で、GND 端子へ流出する消費電流。
- ④動作開始電圧 (Vst) : IC 動作が起動する (内蔵 MOSFET がオンできる) VIN 電圧値。
- ⑤VIN-OUT レギュレーション電圧 (Vds) : 軽負荷時 (0.1mA≤IIN≤10mA) の VIN-OUT 間電圧設定値 (内蔵 Pch MOSFET の Vds 値)。軽負荷時は、この値になるように内蔵 Pch MOSFET のゲート及び Vds 電圧を制御しています。
- ⑥ターンオン遅延時間 (Ton) : 負荷増加時、Pch MOSFET がオンするまでの遅れ時間で、「内蔵ダイオード経由で電流が流れる時間」となります。※MAX 値は、外部の GND 端子抵抗 (10kΩ) 付加した時の値です。
- ⑦ターンオフ遅延時間 (Toff) : VIN<OUT となってから Pch MOSFET がオフするまでの遅れ時間。
- ⑧ボディダイオード順方向電圧 (Vbody) : MOSFET がオフ時、ダイオード経由で電流を流す際の VIN-OUT 間電圧。
- ⑨内蔵 MOSFET ON 抵抗 (Rdson) : 内蔵 Pch MOSFET がオンしているときの抵抗値 (@負荷電流=2A)。
- ⑩アクティブクランプ動作時 Vds 電圧 (Vcl) : アクティブクランプ機能が動作し始める時の Vds 電圧値です。入力側の急峻な変動により VIN 端子に電圧サージが印加された場合、アクティブクランプにより Vds 電圧はクランプされます。本クランプ機能は、VIN 端子のサージに対して IC を保護する機能となります。

2. 4 参考特性図

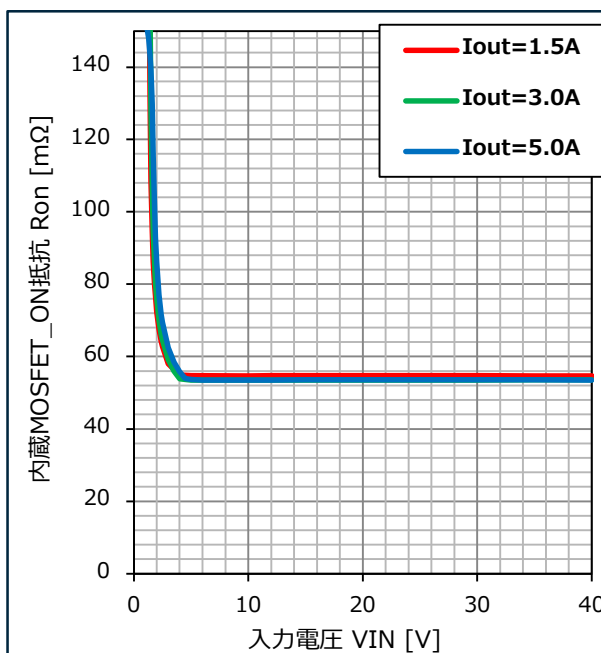
主な特性図を示します。本データは保証するものではなく、参考特性となります。記載温度はケース温度 T_c です。



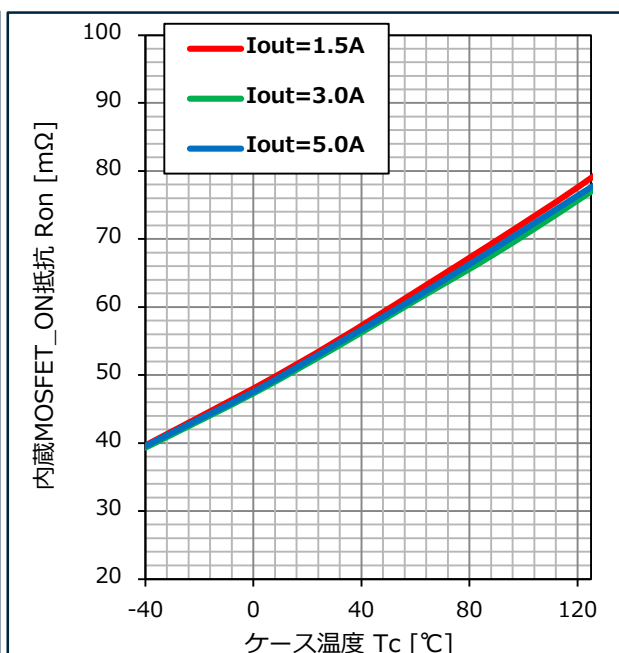
参考特性図1 順方向特性



参考特性図2 ON 抵抗の電流特性



参考特性図3 ON 抵抗の入力電圧特性



参考特性図4 ON 抵抗の温度特性

3. 回路動作と機能

3. 1 基本動作

MF2003SV は、Pch MOSFET と制御回路を内蔵し、低損失なダイオード動作（理想ダイオード動作）を実現したデバイスです。右図のように、順方向「Batt→LOAD」に電流を流し、逆方向「LOAD→Batt」には電流を流しません。

制御回路内のコンパレータで V_{IN} と OUT の電圧を比較し、Pch MOSFET のゲートを制御して MOSFET をオン/オフさせて、Batt – LOAD 間を導通/遮断させています。

- ・ Batt > LOAD : ゲート・ソース間電位差 (V_{gs}) を大きくして、Pch MOSFET をオンさせて、 V_{IN} – OUT 間を導通。
- ・ Batt < LOAD : ゲート・ソース間電位差 (V_{gs}) を小さくして、Pch MOSFET をオフして遮断。

詳細は 3.4 項 逆電流防止機能 (P.10) を参照ください。

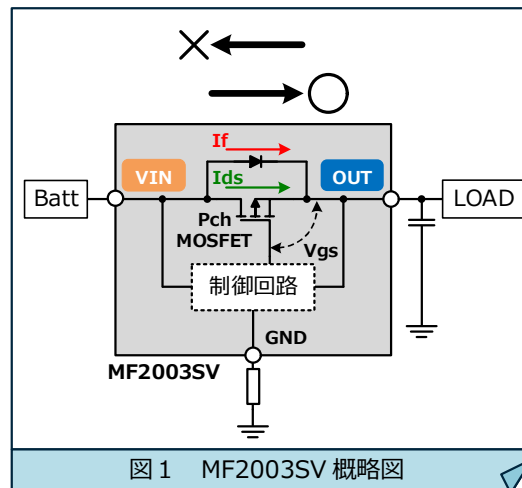


図1 MF2003SV 概略図

3. 2 起動・入力低下・停止の動作

V_{IN} 投入時、 V_{IN} が起動電圧 $V_{st}=1.9V$ (typ)に達するまでボディダイオード経由で電流 (I_f) が流れ、 OUT に供給されます。 V_{IN} が起動電圧 $V_{st}=1.9V$ に達すると、Pch MOSFET がターンオンし、Pch MOSFET 経由の電流 (I_{ds}) が OUT に供給されます。なお、起動時は無負荷 ($LOAD=0A$) でも、出力容量 (OUT 側コンデンサ) を充電する必要があるため、「 V_{IN} 端子→ OUT 端子」の向きで電流が流れます。起動後、無負荷の場合、IC の制御回路によって Pch MOSFET のゲート電圧及び V_{ds} 電圧を制御して、 V_{IN} – OUT 間電圧は V_{IN} – OUT レギュレーション電圧 $V_{ds}=25mV$ (typ)に設定されます。動作中、入力 (V_{IN}) が低下しても IC 動作電圧 $=2.5V\sim40V$ の範囲内であれば、IC が動作し続けるので、 OUT 出力の低下は抑えられます。

停止時、 V_{IN} が低下すると、逆流防止機能が働き Pch MOSFET はターンオフ動作をして (3.4 項 逆電流防止動作

(P.10) を参照)、デバイスからの電流供給経路は遮断されます。このとき、 OUT 端子に接続したコンデンサは十分充電されているので、 OUT 電圧はコンデンサから負荷電流が供給され続け、緩やかに低下していきます。

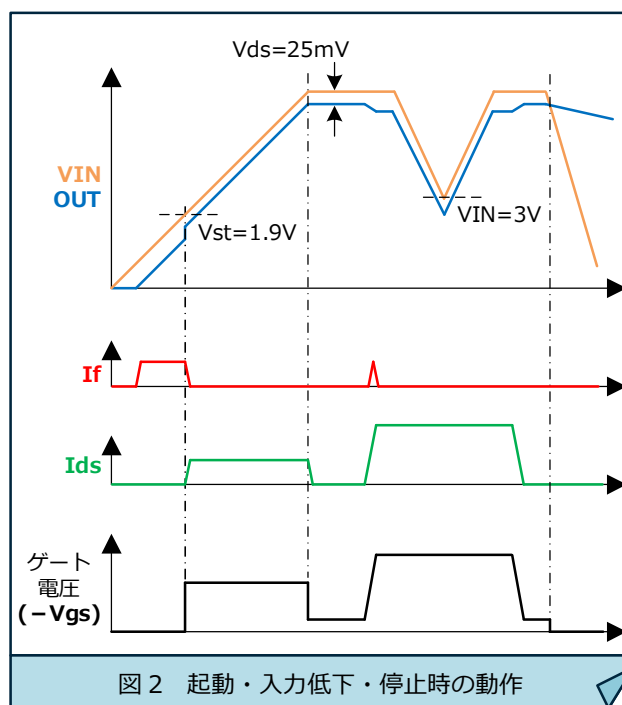


図2 起動・入力低下・停止時の動作

3. 3 負荷変動

無負荷時は、前ページ記載の通り、VIN – OUT 間電圧は 25mV に設定されます。

急激に負荷電流を大きくした場合、Pch MOSFET のゲート駆動によるターンオン動作で Pch MOSFET がオンするまでは、内蔵ダイオード経由の電流 (I_f) で OUT 端子に電流を供給します。このとき、電流はダイオードを経由して流れるので VIN – OUT 間電圧はボディダイオード順方向動作電圧 $V_{body}=0.8V$ (typ)まで大きくなります。負荷を急激に急変してから Pch MOSFET がオンするまでの時間は、ターンオン遅延時間 $T_{on}=5\mu s$ (typ)となります。

Pch MOSFET がオンしている間は、Pch MOSFET 経由 (I_{ds}) で負荷電流を供給しますので、ダイオード経由の電流 (I_f) は流れず「 $I_{load}=I_{ds}$ 」となります。VIN-OUT 間電圧は「 $I_{ds}\times R_{on}$ 」となり、Pch MOSFET がオンしている間は $R_{on} > 25m\Omega$ なので「 $VIN-OUT=I_{ds}\times R_{on} > 25mV$ 」となります。

急激に負荷電流を小さくした場合、「VIN – OUT 間電圧=25mV」になるようにゲート電圧、Vds 電圧は制御されます。

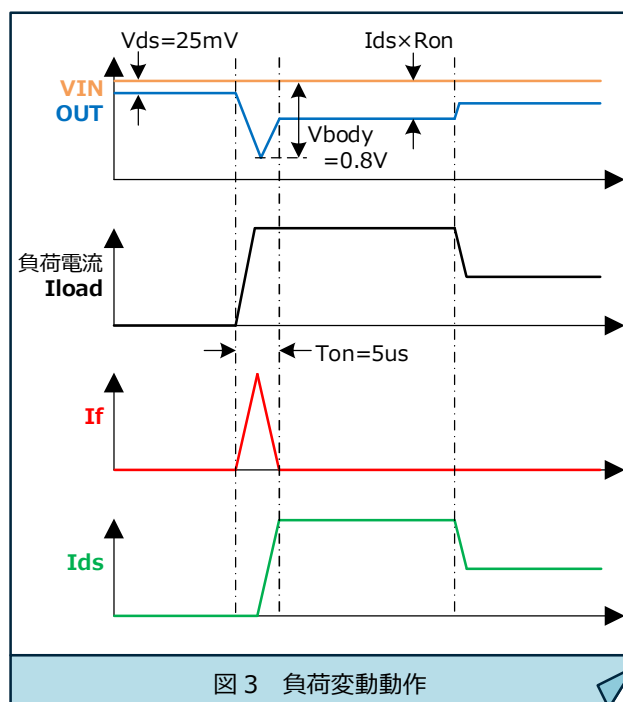


図3 負荷変動動作

3. 4 逆電流防止動作

VIN が低下し、「 $VIN < (OUT + 25mV)$ 」となると、逆電流防止コンパレータが動作して Pch MOSFET がオフして逆電流を阻止します (図4 参照)。Pch MOSFET の電流 (I_{ds}) はゲート電圧が 0V に到達するまで電流が流れます。逆電流検出から Pch MOSFET がオフするまでがターンオフ遅延時間 T_{off} です。このとき、出力はコンデンサから電流が供給され続けます。

VIN が復帰すると、Pch MOSFET がゲート駆動によりオンするまで、内蔵ダイオード経由 (I_f) で負荷電流を供給します。その後、Pch MOSFET がオン状態となると、Pch MOSFET 経由 (I_{ds}) で負荷電流が供給されます。

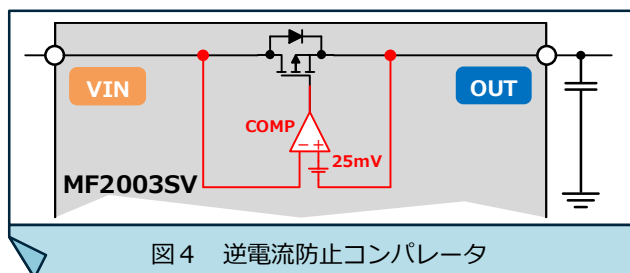


図4 逆電流防止コンパレータ

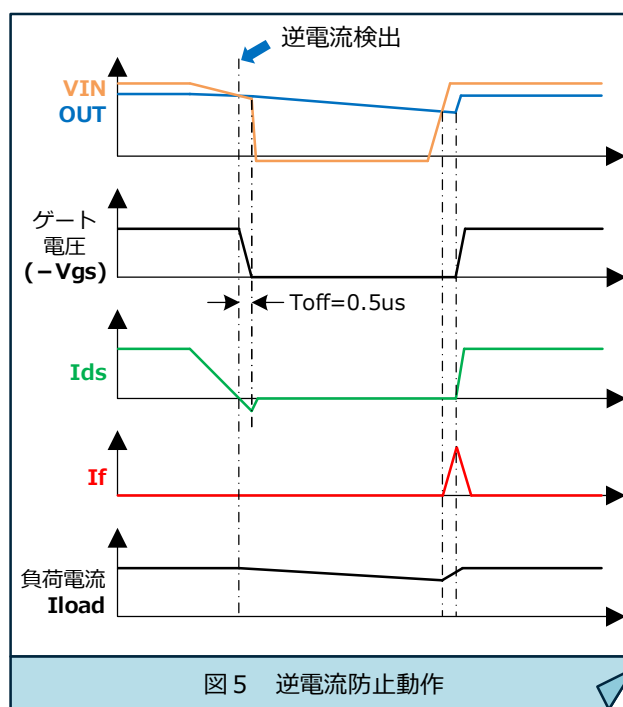


図5 逆電流防止動作

3. 5 入力逆接続時の動作

MF2003SV は、入力逆接続対策として保護機能を有します。

3. 5. 1 入力逆接続時の Pch MOSFET のゲート制御

入力逆接続時、MF2003SV 内では、右図紫色矢印のように電流が流れて Pch MOSFET の V_{gs} はプラス側電位となるので、Pch MOSFET はオフします。例えば、VIN に急峻な逆電圧が印加されたとしても、VIN-OUT 間容量（内蔵 Pch MOSFET のゲート・ソース間容量、ゲート・ドレイン間容量など）によって、ゲートが駆動して Pch MOSFET がオンしないように、制御回路からゲートを制御して Pch MOSFET をオフしています。

仮に、入力逆接続時に内蔵 Pch MOSFET がオンした場合、OUT-GND 端子間の ESD 保護素子によって、OUT 端子の負電圧を制限し、負荷側の負電圧を制限します。なお、入力逆接続時には、OUT 端子より微小な漏れ電流として出力リーク電流 $I_{leak}=10\mu A(max)$ が流れます。

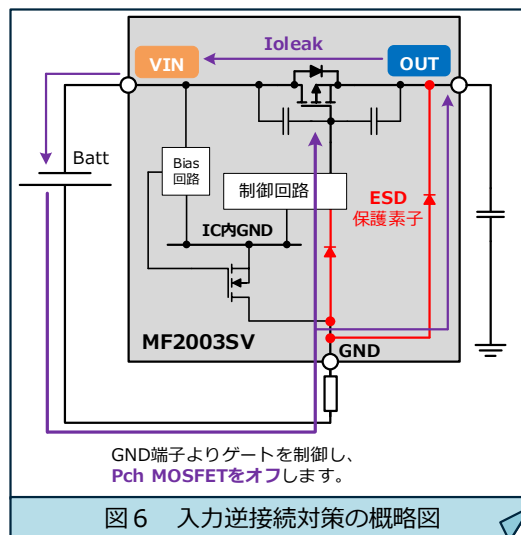


図6 入力逆接続対策の概略図

3. 5. 2 入力逆接続時の IC 保護

MF2003SV は、入力逆接続時に IC 自身を保護する機能を有します。理想ダイオードの回路構成では3線接続で使用するため、入力の極性を逆に接続した場合、IC の「GND 端子→VIN 端子」に大電流が流れて IC を破損させてしまう（図7左側）などの問題が想定されます。入力逆接続時の IC 破損を防ぐため、MF2003SV では GND 端子と IC 内 GND の間に逆接続保護用 MOSFET を配置しています（図7右側）。入力逆接続時には逆接続保護用 MOSFET がオフしているので、「GND 端子→VIN 端子」経路の電流を流さず、バッテリーの VIN-GND 間ショートも防ぎます。また、GND 端子と IC 内 GND は切り離され、IC に電源が供給されないため、制御回路は動かずに内蔵 Pch MOSFET の誤 ON も防ぎます。

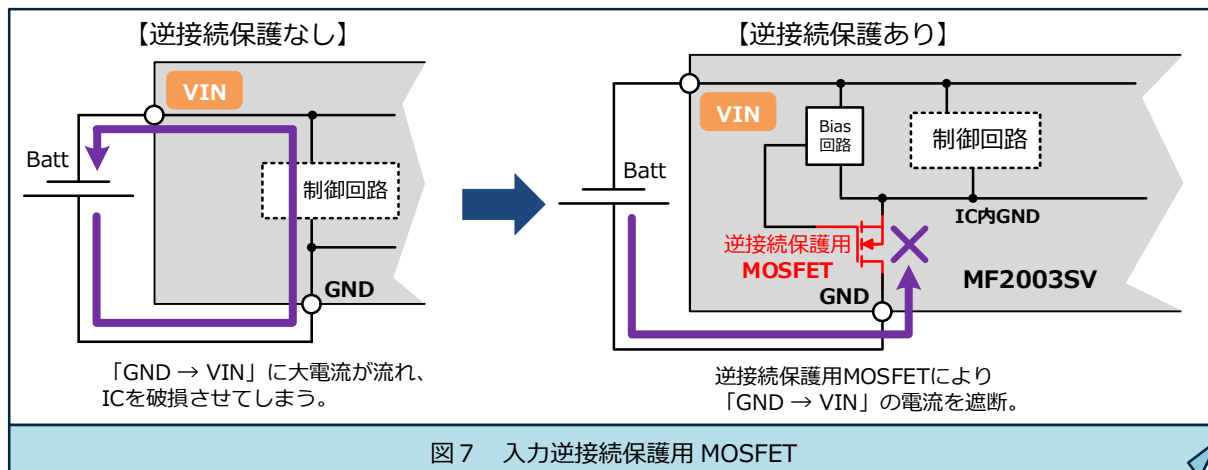


図7 入力逆接続保護用 MOSFET

3. 6 内蔵保護素子、アクティブクランプ機能

MF2003SV は、IC 自身の保護のために各端子にサージ防護用の保護素子を備えています。

3. 6. 1 各種サージに対する内蔵保護素子の図示

MF2003SV はサージ防護のために、各機能端子には ESD 保護素子を付加しています。

負荷が誘導性である場合のスパイクノイズ対策として、内蔵 Pch MOSFET のゲート保護のためにツェナーダイオードを付加しています。

入力側の急峻な変動によるサージ電圧への対策として、内蔵 Pch MOSFET の Vds 保護のためにアクティブクランプ機能（右図 Active Clamp）を備えています。

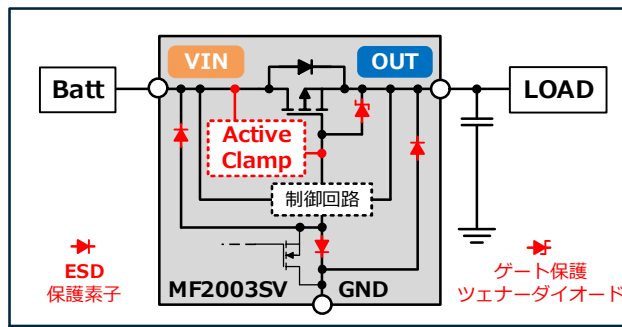


図 8 MF2003SV 内蔵保護素子の図示

3. 6. 2 アクティブクランプ機能による動作

VIN 端子に高周波・負サージパルスを印加した場合、Pch MOSFET の Vds 電圧（OUT – VIN 端子間電圧）がアクティブクランプ動作時 Vds 電圧 Vcl=40V(typ)に達すると、アクティブクランプによるクランプ動作が働きます。内蔵 Pch MOSFET の Vds 電圧をクランプするので、Pch MOSFET の Vds 耐圧オーバーを防ぎます。このとき、OUT 端子に接続したコンデンサは十分充電されているので、OUT の変動（低下）は少なく、Vds=40V 以下になると、アクティブクランプ動作によるクランプ動作が解除されます。

なお、アクティブクランプはサージ吸収用機能であり、定電圧用途には使用できません。OUT – VIN 端子間電圧は Vds 電圧 Vcl=35V(min)未満となるようにしてください。

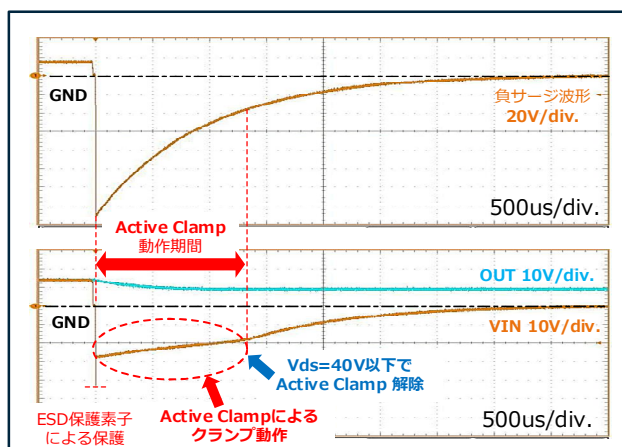


図 9 アクティブクランプ動作例

3. 7 消費電流

右図の通り、動作条件によって MF2003SV の消費電流は変化します。無負荷時の消費電流（暗電流）は IC 内の Bias 回路と制御回路によって、無負荷時消費電流 $I_q=3\mu\text{A}(\text{max})$ 以下に低減し、消費電流を抑えています。

通常時は内蔵 Pch MOSFET のゲートをオン制御しているので動作時消費電流 $I_{gnd}=300\mu\text{A}(\text{max})$ 以下となり、逆電流・逆接続保護動作時の IC 消費電流は出力リーク電流 $I_{leak}=10\mu\text{A}(\text{max})$ 以下となります。

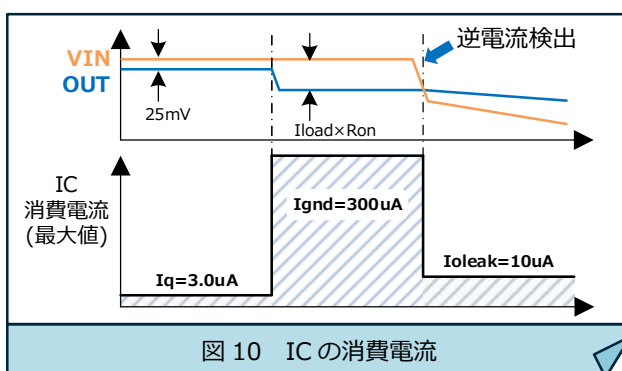


図 10 IC の消費電流

4. 周辺部品の選定

本資料に記載された選定基準はあくまで目安になります。必ず実機での評価を行って定数を決定してください。

4. 1 GND 端子抵抗

MF2003SV は WSON8 を採用しており、OUT 端子（6pin）と GND 端子（5pin）が隣接した端子配置となっています。隣接端子の短絡（OUT 端子と GND 端子の端子間短絡）を想定した場合、過大な電流が MF2003SV に流入し続け、MF2003SV が破損する恐れがあります。**GND 端子抵抗は、隣接端子短絡時の過大電流を制限して MF2003SV の破損を防ぐためのアブノーマル対策部品**として付加することを推奨しています。

GND 端子抵抗は MF2003SV への過大流入電流を制限するための部品になるので、入力（VIN）ラインにヒューズ等を配置して、過大電流を制限できれば不要となります。

4. 1. 1 GND 端子抵抗 R1 の選定

GND 端子抵抗 R1 は、「1kΩ ～ 10kΩ」が設計推奨値となります。抵抗値 R1 を選定する際、以下式の通り、抵抗の許容電力値（P）を算出して抵抗の電力、サイズ等を決定してください。

$$\frac{(VIN - V_{body})^2}{R1} \leq P$$

VIN：最大電源電圧、Vbody：ボディダイオード順方向電圧

抵抗の許容電力を算出する際は最大電力を求めたいので、Vbody=0V として算出ください。

なお、GND 端子抵抗 R1 による理想ダイオード回路動作への影響については、以下表を参照ください。

GND 端子抵抗の抵抗値 R1	大きい	—	小さい
①隣接端子短絡を考慮した抵抗のサイズ （抵抗部品の許容容量）	小さい	⇔	大きい
②ターンオンの遅延時間	長い	⇔	短い

①に関しては、本ページ上に記載の計算式より、抵抗値 R1 が大きい方が抵抗の許容電力が小さくなりますので、抵抗のサイズも小さくすることが可能です。

②ターンオンの遅延時間の詳細は次ページを参照ください。

4. 1. 2 GND 端子抵抗付加によるターンオン動作

MF2003SV では、通常動作時、右図・紫矢印のようにゲート引き抜き電流が GND 端子に向かって流れています。

GND 端子抵抗付加によってゲート引き抜き電流が制限されて、内蔵 Pch MOSFET がターンオンする時間が長くなり、ターンオン時間 t_{on} は変化します（図 12 参照）。抵抗値が大きいと、負荷急変等のターンオン遅延時間 T_{on} が長くなり、ターンオン応答が遅くなります。目安として、IC 本来の能力（0k Ω 時）の 2 倍以下で収まるように 10k Ω 以下を推奨します（図 13 参照）。

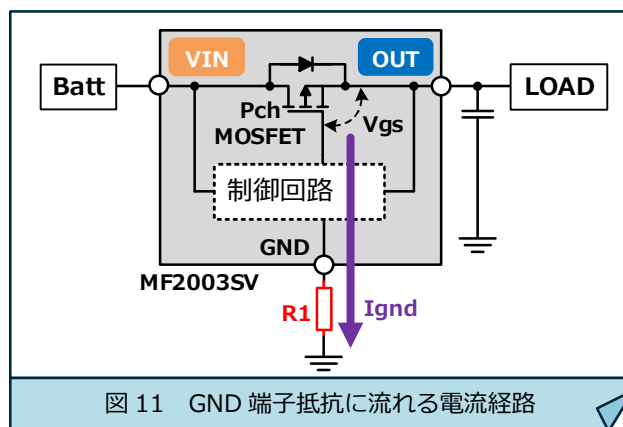


図 11 GND 端子抵抗に流れる電流経路

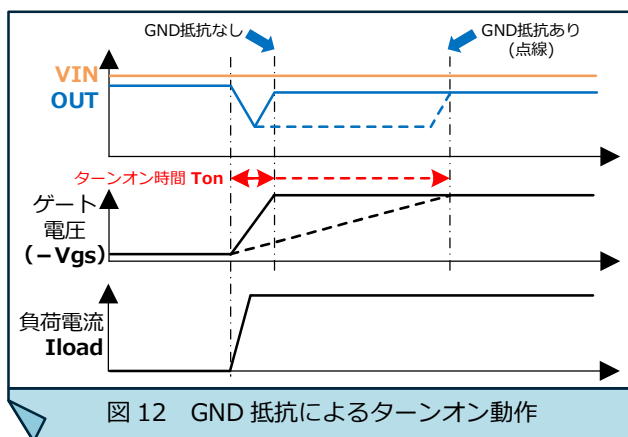


図 12 GND 抵抗によるターンオン動作

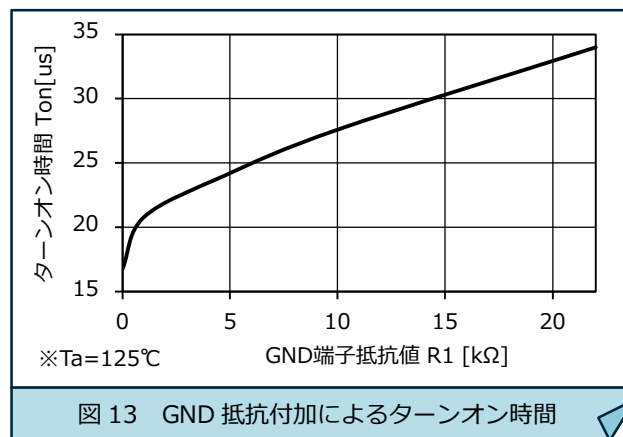


図 13 GND 抵抗付加によるターンオン時間

<ターンオン遅延時間が長い場合の懸念点>

1) ターンオン動作時の発熱

ターンオン動作期間は、内蔵ボディダイオード経由の電流により負荷電流が供給されます（図 12 参照）。特に、ターンオンを繰り返す高周波動作時に、MF2003SV の発熱が懸念されます。なお、図 13 は周囲温度 $T_a = 125^\circ\text{C}$ 条件（温度条件ワースト）でのターンオン時間を示したグラフです。

2) ボディダイオード経由のみでの動作

ターンオンに掛かる時間があまりに長くなってしまうと、内蔵 Pch MOSFET のオンが遅くなります。入力に交流電圧を重畳した時は、内蔵ボディダイオードに電流が流れる動作期間が長くなり、MF2003SV の損失が非常に大きくなるので、抵抗値の上限推奨値を 10k Ω としています。

上記の通り、ターンオン遅延時間が長い場合の懸念点は、MF2003SV の発熱が考えられます。基板の放熱条件によっても異なりますので、実機での評価を行って定数を決定するようにしてください。

4. 2 端子直近コンデンサ

MF2003SV は、VIN－OUT 間電圧差で動作を決定しています。定常時に $V_{IN} < V_{OUT}$ となるような動作を避けて IC の OUT 端子や GND が振られないようにするため、OUT 端子 (OUT-GND 間) には $1\mu\text{F}$ 以上のコンデンサ (例：セラミックコンデンサ) を付けることを推奨します。このコンデンサはできる限り IC の近くに配置してください。入力側のコンデンサ (VIN-GND 間) C_{in} は出力コンデンサ $C1$ の付加により VIN、OUT が安定していれば不要となります。Batt 側から VIN 端子にノイズが入ると、定常時に逆電流検出が働き停止してしまうことがあります。VIN を安定させるために、VIN 端子直近に「 $0.1\mu\text{F}$ 以下 ($C1=1\mu\text{F}$ より十分小さい)」のノイズ対策コンデンサ $C3$ の追加を推奨します。

また、起動時の突入電流は、出力ラインに付加するコンデンサ $C2$ (出力容量成分) が大きく、出力側のインピーダンスが低い場合に大きくなります。IC 定格のサージ順電流 $I_{FSM}=70\text{A}$ (パルス幅 10ms 正弦波の最大許容電流ピーク値) 以下となるように、実機で確認し部品選定を行ってください。

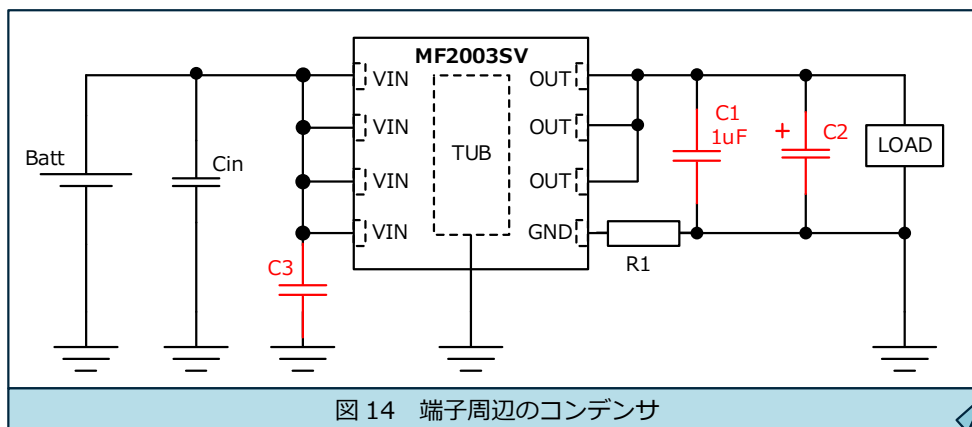


図 14 端子周辺のコンデンサ

※ I_{FSM} の参考)

突入電流のピーク値と印加パルス幅は、コンデンサ容量 $C2$ によって変化します。図 15 はパルス幅 1ms~100ms 正弦波ピーク電流に対する参考 I_{FSM} 耐量を示しています。本データは製品を保証するものではなく、参考特性となります。

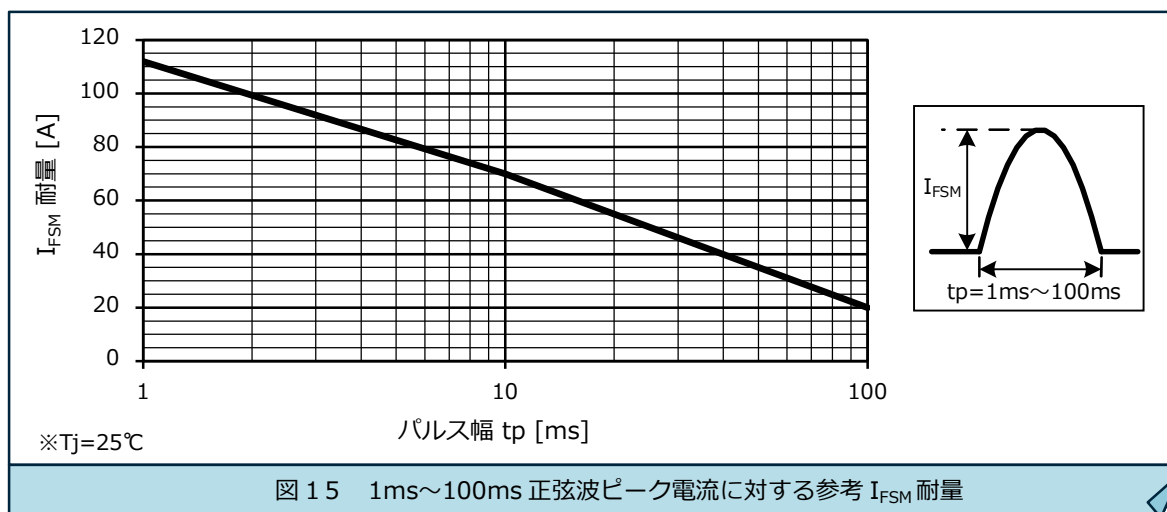


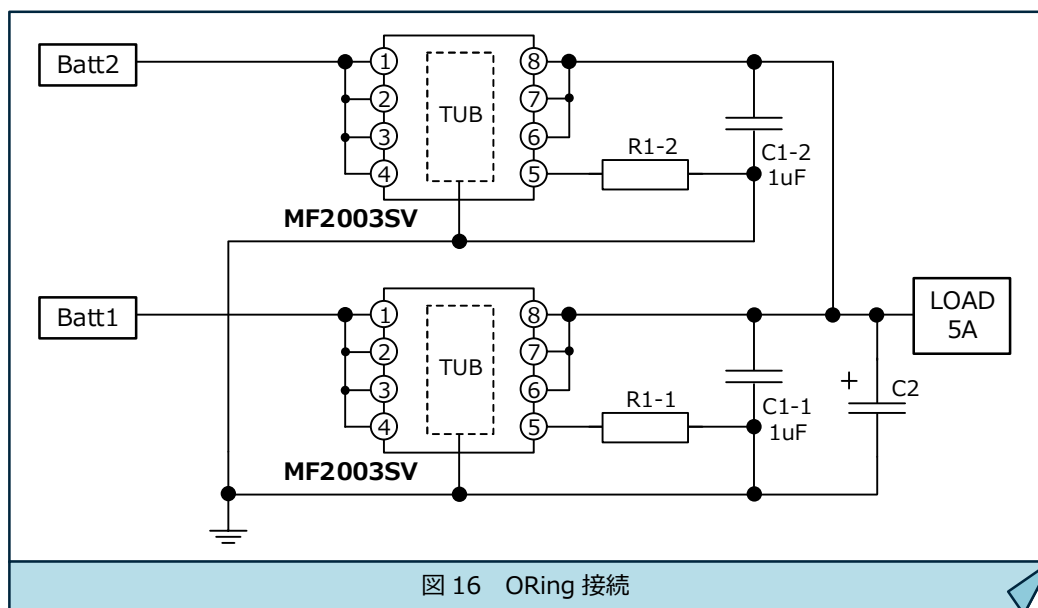
図 15 1ms~100ms 正弦波ピーク電流に対する参考 I_{FSM} 耐量

5. 応用回路例

ここでは、MF2003SV を使用する際の応用回路例を紹介します。参考回路例として、ご活用ください。

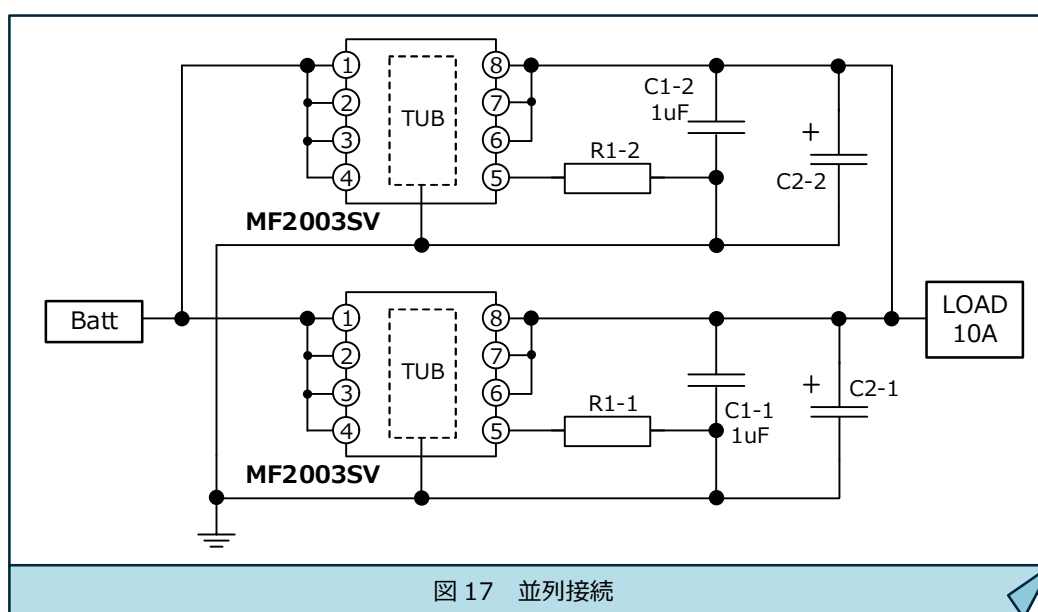
5. 1 ORing 接続

Batt1 と Batt2 の別電源（冗長電源システム）に対しての、MF2003SV を用いた ORing 接続例となります。どちらかのバッテリー電源が切断されても、もう一方の電源側の回路より出力を維持することが可能です。



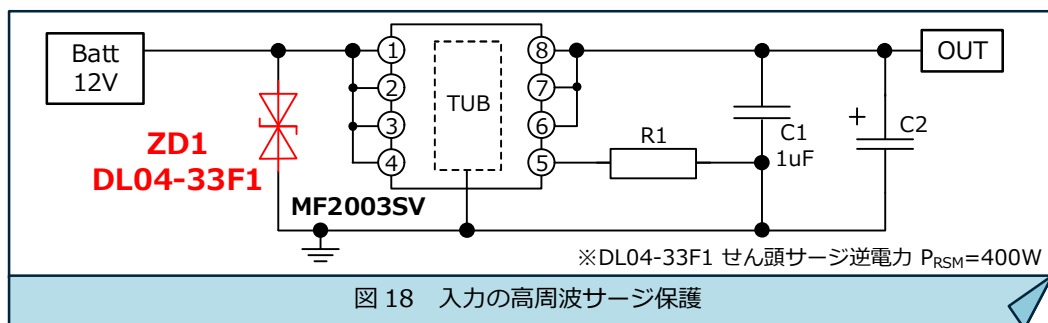
5. 2 並列接続

MF2003SV を下記回路のように並列で使用することで、5A 以上の電流にも対応可能です。ターンオン時の遅延差があるとターンオン動作中の損失・発熱が偏ってしまいますので、R1-1 と R1-2 は同じ抵抗値で設定ください。

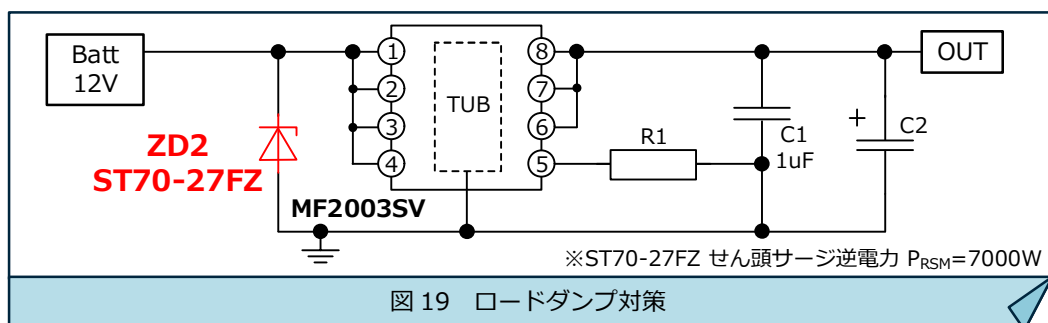


5. 3 入力サージ保護

MF2003SV の VIN 端子に印加する電圧は、定格「 $-42\text{V} \sim 42\text{V}$ 」以内となるように設計ください。VIN 端子に定格を超えた高周波サージが入る際には、以下回路 (ZD1) のように、当社双方向 TVS の追加を推奨します。



ロードダンブ対策が必要な際には、以下回路 (ZD2) のように、サージ耐量の大きい TVS を付加してください。

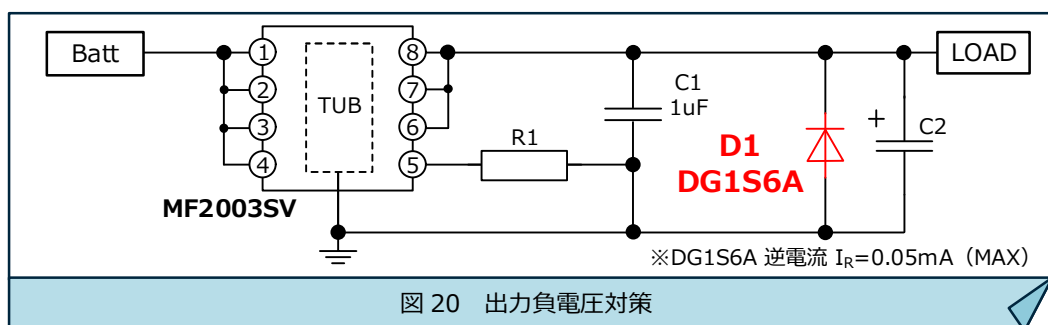


なお、実装基板の放熱性能により、TVS の発熱が異なります。必ず実機で動作確認の上、決定ください。

5. 4 出力負電圧対策

誘導性負荷を接続した時の負荷側のリンギングや、入力逆接続時の出力リーク電流によって、出力の負電圧に対策が必要な場合には、以下回路のようにショットキーバリアダイオード (D1) を付加することで、出力 (LOAD 電圧) が負電圧にならないように制限することが可能です。

D1 を付加した回路では、VIN > GND の通常動作時に、D1 の「カソード → アノード」という向きで漏れ電流が発生します。無負荷時消費電流 (暗電流) を小さくするために、逆電流 I_R の小さいショットキーバリアダイオードを選定ください。



6. パターンレイアウト

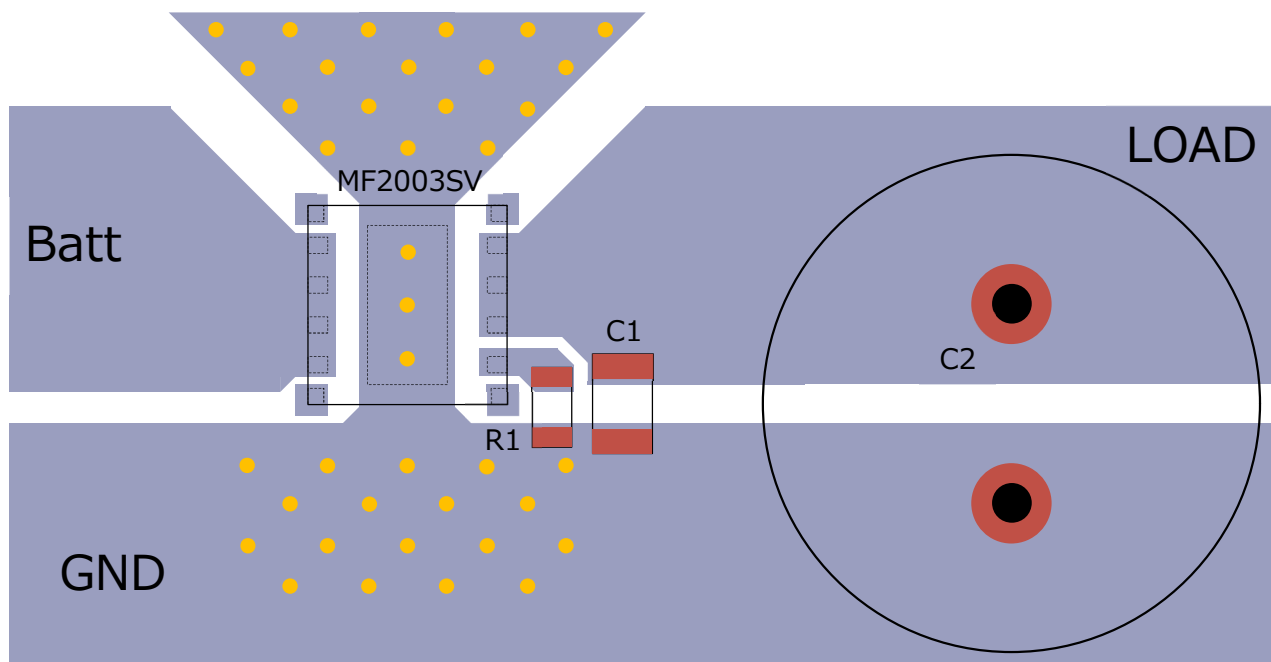
パターン設計上の注意点を示します。実際のレイアウトは、必ず実機での動作確認の上、決定ください。

パターン設計するには、一般的に下記 4 点について考慮してください。

1. MF2003SV では参考ソルダリングパッド (P.5 参照) を用意していますが、基板実装後のハンダ付け結果まで保証したものではありません。ハンダ付けにはソルダリングパッドのパターン以外にも、使用ハンダ、ハンダ供給量 (印刷マスク厚やマスク開口径)、使用フラックス、本 IC 製品周辺を含めたソルダリングパッド、ハンダ熔融温度プロファイル等が影響しますので、生産前には必ず実装試験による確認を行ってください。
2. MF2003SV は他のパワーデバイスと同様に、導通により発生した熱を効率よく逃がすことが出来ない場合には、発熱が大きく破壊に至ることがあります。効率よく放熱させるためには、裏面 TUB などの放熱用パターンの設置が必要です。また、放熱パターンの大きさや基板銅箔厚などの熱伝導率等が実効許容損失を決定するため、使用環境を考慮して適切な熱設計をして下さい。
3. 周辺部品の配置としまして、端子直近コンデンサ、GND 端子抵抗は可能な限り IC の近くに配置してください。
4. 大電流が流れるパワーラインは極力太く短く配線してください。GND ラインはパワー GND と IC の GND に分けて、IC の GND は電流変化の少ない安定した電位に接続してください。

6. 1 パターンレイアウト例

両面基板でのパターンレイアウト例になります。(●はサーマルビアです。)



The background is a dark teal gradient. In the corners, there are decorative circuit-like patterns made of thin, light blue lines and small circles, resembling a printed circuit board (PCB) layout.

MF2003SV
アプリケーションノート
新電元工業株式会社
AN_MF2003SV_20_jp